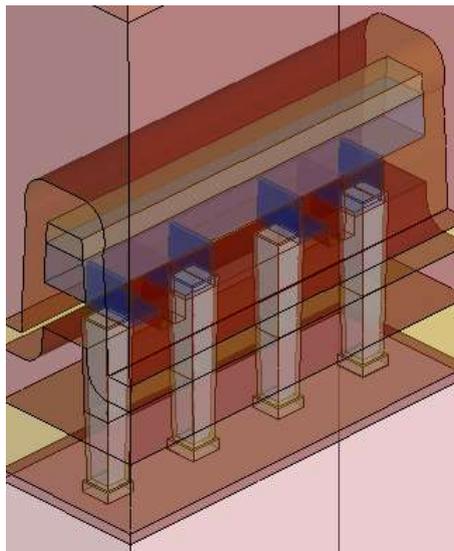


Polytech Marseille – Département Microélectronique et Télécommunications

Rapport de stage

Simulation TCAD électrothermique de Mémoires à Changement de Phase (PCM) dans un nœud technologique 28 nm



Paul DEVOGE

18 Février – 23 Août 2019

Sommaire

Sommaire	
Remerciements	Erreur ! Signet non défini
Introduction	
Présentation de l'entreprise	1
I. L'entreprise : STMicroelectronics	1
II. ST dans le monde.....	1
III. ST Rousset.....	1
IV. L'équipe Techno R&D – nouvelles architectures (ARCHER).....	2
Chapitre I Présentation des mémoires à changement de phase (PCM)	3
I. Les mémoires	4
A. Classification des mémoires	4
B. Nécessité d'un nouveau type de mémoire	5
II. La mémoire à changement de phase	5
A. Fonctionnement de la PCM	5
B. Architectures PCM	6
C. Comportement électrothermique	9
Chapitre II Outils et méthodes de simulation TCAD	10
I. Introduction à la TCAD	11
A. Qu'est-ce que la TCAD ?	11
B. Motivations de la TCAD électrothermique pour les PCM	12
II. Suite Synopsys Sentaurus	12
III. Modélisation électrothermique	13
A. Equation de transport électrique	13
B. Equation de transport de chaleur	13
Chapitre III Résultats	14
Simulation électrothermique de mémoire à changement de phase (PCM)	14
I. Simulation de process - fabrication de la structure	15
II. Vers la simulation de fonctionnement	17
III. Paramètres des matériaux – réglage du simulateur.....	19
A. Matériaux à changement de phase.....	19
B. Matériaux métalliques	25
C. Matériaux isolants	28
D. Paramètres des interfaces	29
IV. Simulation électrothermique.....	31
V. Simulation 2D vs 3D.....	32
VI. Simulation transitoire – dépendance temporelle.....	34
VII. Études qualitatives.....	35
A. Chemins préférentiels pour la chaleur	35
B. Interférences thermiques – thermal crosstalk	37
Conclusion générale et perspectives	40
Bibliographie	41
Annexe	43
Résumés	44
I. Résumé en français	44
II. Summary in English.....	44

Introduction

De nos jours, la mémoire flash abondante et à faible coût a permis de mettre sur le marché toute sorte de produits devenus presque essentiels, comme les smartphones, les caméras vidéo, ou les disques SSD.

Le futur proche réside dans l'internet des objets et les applications d'intelligence artificielle. Ces derniers vont s'accompagner d'un énorme besoin en stockage de données.

Pourtant, certaines limites physiques ont déjà freiné la miniaturisation de ces mémoires, empêchant donc de faire entrer de plus importants espaces mémoire dans la même surface de silicium. Certains industriels ont développé des solutions coûteuses pour dépasser cette limite et continuer d'utiliser la technologie actuelle.

De son côté, STMicroelectronics développe plutôt la prochaine génération de mémoires non volatiles, et parmi elles, la mémoire à changement de phase (PCM) est une très bonne candidate. Cette technologie a démontré de grandes performances en rétention de données, vitesse, endurance, et densité.

Néanmoins, pour permettre une utilisation industrielle à des nœuds technologiques avancés, et envisager de remplacer la mémoire flash actuelle, de nombreux travaux restent à faire. Ils concernent l'ingénierie des matériaux, la caractérisation électrique, le tout réalisé jusqu'à très haute température.

Le travail de ce stage s'inscrit dans cet objectif. En accomplissant une simulation sur ordinateur (TCAD) fidèle du fonctionnement de ces mémoires, il devient plus facile et rapide de les optimiser et les préparer à une utilisation industrielle.

Afin de développer des mémoires PCM, il est important de bien comprendre le fonctionnement de ces dernières, pour cela la première partie de ce rapport s'attachera à présenter ce type de mémoire et sa place dans le panorama actuel.

Ensuite, nous présenterons les outils de simulation TCAD, ainsi que la modélisation électrothermique utilisée pour étudier ces mémoires.

Enfin, nous finirons par présenter les travaux, et les résultats obtenus lors de ce stage.

Présentation de l'entreprise

L'entreprise STMicroelectronics m'a accueilli pour ce stage, sur le site de Rousset, au sein de l'équipe de recherche et développement « Techno R&D – nouvelles architectures (ARCHER) », qui développe des nouvelles technologies de composants, notamment autour des mémoires non volatiles.

I. L'entreprise : STMicroelectronics

STMicroelectronics (appelée simplement ST), est une entreprise franco-italienne, née de la fusion en 1987 de la société italienne SGS et de la société française Thomson Semiconducteurs.

L'entreprise développe, fabrique et commercialise des circuits intégrés.

Avec un chiffre d'affaires de 9,66 milliards de dollars en 2018, 45 000 employés dans le monde et 11 sites de production, ST est le 1^{er} fabricant de semi-conducteurs au niveau européen et 8^e au niveau mondial.

II. ST dans le monde

ST est présent sur trois continents : en Europe, Afrique et Asie.



Figure 1 - Présence de ST dans le monde

ST divise en deux grandes parties sa production : le front-end (fabrication de la puce : photolithographie, gravure, dopage...) et le back-end (découpe, mise en boîtier et test).

III. ST Rousset

Le site se trouve dans la zone industrielle de Rousset, à 20 km d'Aix-en-Provence, aux pieds de la montagne Ste-Victoire. Il fut créé en 1979 par la société Eurotechnique, puis racheté par Thomson-CSF en 1982. En 1987, suite à la fusion de SGS et de Thomson, le site devient SGS-Thomson puis STMicroelectronics lors du renommage de la société en 1998.

La superficie du site est de 37 hectares avec 100 000 m² de bâtiments. Environ 2 650 salariés travaillent sur le site pour assurer une production 24 h/24 h et 365 j/an. Le site de Rousset intègre des équipes de recherche et développement, de conception et de marketing en plus de l'unité de production.

L'effectif est de 42 % d'ingénieurs et cadres, 35 % d'opérateurs et 23 % de techniciens.

La capacité de production est de 9 050 plaquettes par semaine, soit des centaines de milliers de puces. En une année, le site de Rousset produit 350 000 plaquettes, ce qui équivaut à 2 milliards de puces, et ce, grâce à ses 8 800 m² de salle blanche et la présence constante d'environ 1 300 employés sur le site.



Figure 2 - Photo du site de ST Rousset et de ses deux salles blanches : la salle blanche de production 8 pouces (R8), et la salle blanche de test EWS (Electrical Wafer Sort)

IV. L'équipe Techno R&D – nouvelles architectures (ARCHER)

L'équipe Techno R&D est composée de plusieurs sous-équipes, dont « nouvelles architectures (ARCHER) », qui regroupe des ingénieurs et doctorants spécialisés dans la TCAD, la caractérisation et les procédés de fabrication.

Chapitre I

Présentation des mémoires à changement de phase (PCM)

Dans ce premier chapitre, nous présenterons le panorama général des mémoires. Nous présenterons ensuite les raisons qui ont poussé l'apparition d'un nouveau type de mémoire : la mémoire à changement de phase (PCM), ainsi que la place qu'elle pourra occuper. Enfin, nous expliquerons le principe de fonctionnement des mémoires à changement de phase et leur architecture.

I. Les mémoires

A. Classification des mémoires

Les mémoires à semi-conducteur (*solid state*, par opposition aux mémoires magnétiques comme les disques durs et optiques comme les DVD) se divisent en **deux catégories : les mémoires volatiles et les mémoires non-volatiles**. Pour les mémoires volatiles, la suppression de l'alimentation électrique entraîne la perte des données, tandis que les non-volatiles conservent les données.

La catégorie des mémoires volatiles comprend la SRAM et la DRAM, qui sont utilisées comme mémoire vive dans les ordinateurs, les microcontrôleurs, etc.

La catégorie des mémoires non-volatiles est celle qui nous intéresse, et elle contient bien plus de types de mémoires différents. La mémoire non-volatile la plus répandue est la flash, celle-ci est utilisée dans toutes les clés USB, les cartes mémoire, les disques de stockage SSD, et dans la plupart des microcontrôleurs.

La mémoire flash fait partie de la catégorie des mémoires à stockage de charge, c'est-à-dire que l'information y est codée en modulant le nombre de charges électriques (électrons) présentes dans la grille flottante d'un transistor.

D'autres types de mémoires à stockage de charge existent, comme l'EEPROM qui est très répandue dans les microcontrôleurs et les cartes à puce.

Une autre branche des mémoires non-volatiles est la branche des mémoires ferroélectriques, dans lesquelles l'information est codée dans des molécules chargées formant des dipôles électriques qui s'inversent en présence d'un champ électrique, pouvant donc coder les deux valeurs binaires. Les mémoires ferroélectriques existantes sont la FeRAM (similaire à DRAM mais utilisant une couche ferroélectrique au lieu du diélectrique pour devenir non-volatile) et la mémoire à FeFET (transistor à effet de champs incluant une couche ferroélectrique entre la grille et le canal).

La branche des mémoires non-volatiles qui nous intéresse est la branche des mémoires résistives, pour laquelle **l'information est codée en modulant la résistance électrique d'un matériau**. La mémoire à changement de phase (PCM) en fait partie, mais on retrouve aussi la ReRAM (changement du spin des électrons) et la MRAM (matériau normalement isolant pouvant être forcé à être conducteur à travers un chemin de conduction après l'application d'une tension suffisamment élevée).

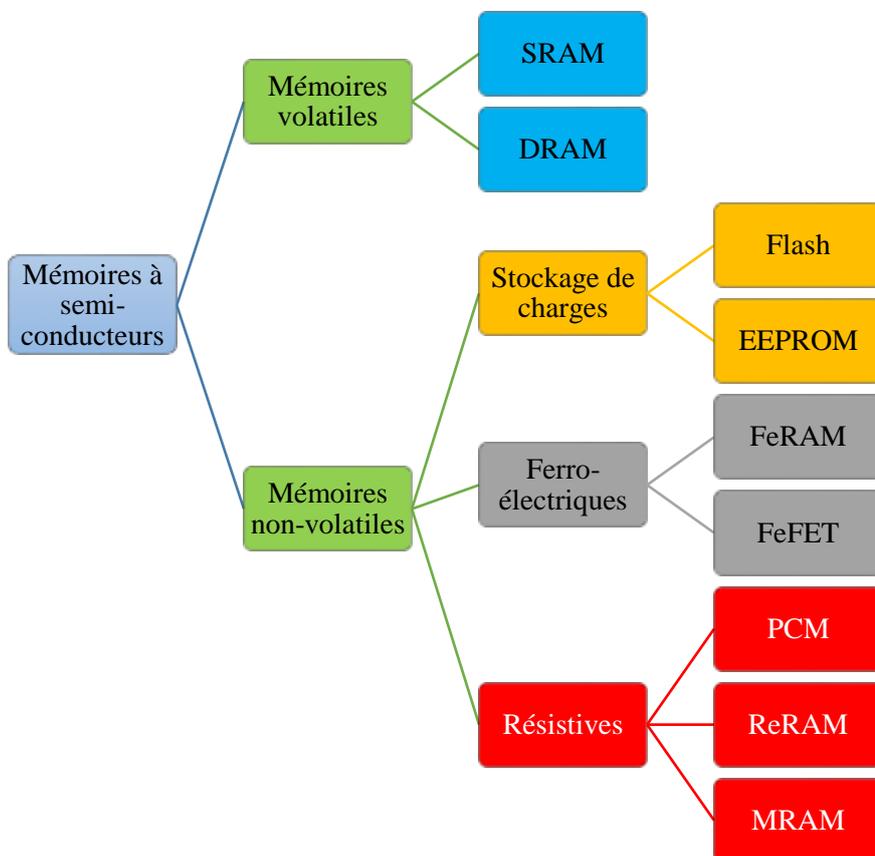


Figure 3 - Classification des mémoires à semi-conducteurs

B. Nécessité d'un nouveau type de mémoire

Si l'industrie des semi-conducteurs cherche aujourd'hui à développer la mémoire du futur, c'est parce **la technologie flash actuelle présente une limite**. La limite concerne la **miniaturisation** (*scaling*), en effet lorsque la taille de la mémoire flash est trop réduite, des effets parasites apparaissent : couplage parasite entre cellules voisines, dégradation de l'oxyde tunnel, nombre d'électrons dans la grille trop faible. Il est donc difficile de fabriquer des mémoires flash s'approchant du « mur » des 10 nm [1].

Des industriels ont développé une solution : ils empilent des dizaines de plans mémoire dans la hauteur (mémoires 3D, voir Figure 4). Mais cela demande des usines de fabrication plus chères, et cela engendre un rendement de fabrication plus faible (*yield*, nombre de puces fonctionnelles en sortie d'usine).

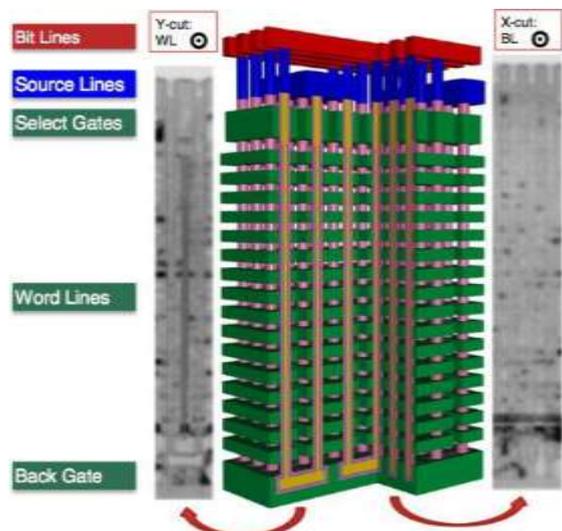


Figure 4 - Schéma et images TEM de la mémoire flash 3D de Toshiba [1]

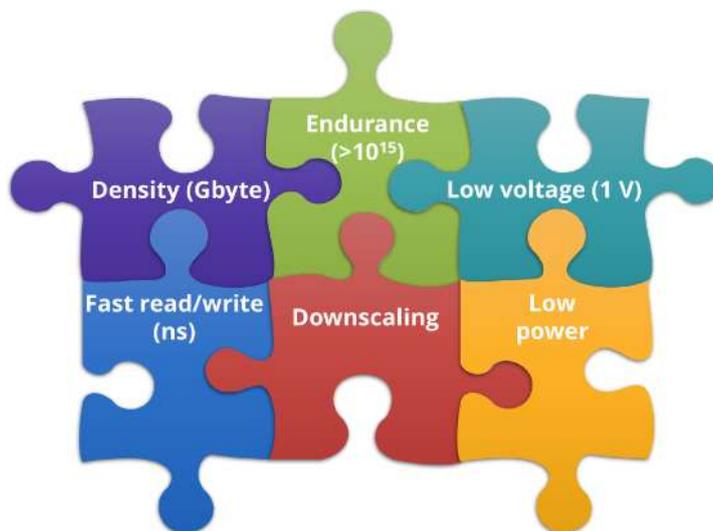


Figure 5 - Spécifications souhaitables de la mémoire universelle [1]

D'autres industriels, comme STMicroelectronics, préfèrent rechercher des nouvelles technologies de mémoire qui pourrait apporter d'autres avantages avec eux (Figure 5), comme une meilleure endurance (nombre de cycles possibles avant la dégradation de la mémoire), des vitesses d'écriture et de lecture plus rapides, une moindre consommation électrique, ou même devenir une mémoire universelle remplaçant tous les types de mémoire utilisés aujourd'hui.

STMicroelectronics a une autre raison qui le pousse à développer une technologie mémoire autre que la flash, comme la PCM : sa volonté d'utiliser des substrats FD-SOI (Fully depleted silicon on insulator) qui se prêtent très bien à l'utilisation de la mémoire PCM et apportent de nombreux avantages par rapport aux substrats classiques (moins de masques nécessaires, peu de courant de fuite, transistors plus rapides, polarisation du bulk possible pour contrôler la tension de seuil des transistors).

II. La mémoire à changement de phase

A. Fonctionnement de la PCM

La mémoire PCM repose sur le **changement de phase réversible d'un matériau**. À la différence des mémoires à stockage de charges comme la flash qui module le nombre de charges stockées dans la grille flottante d'un transistor MOSFET, la PCM est une **mémoire résistive**. Cela signifie qu'une phase peu résistive traduit un premier état logique nommé « SET » et l'autre phase plus résistive définit l'autre état logique nommé « RESET ». Ces deux états sont bien distincts et permettent donc de coder les deux états binaires à la base du stockage de données.

Au cœur de la structure PCM se trouve le matériau à changement de phase. L'alliage le plus étudié, et qui est devenu le matériau de référence dans ces mémoires est le **Ge₂Sb₂Te₅** (**germanium, antimoine, tellure**), nommé **GST-225** ou même simplement GST.

Le passage d'un état à l'autre se fait grâce à une impulsion électrique, permettant de chauffer par effet Joule le matériau à changement de phase, puis de le laisser refroidir.

Pour passer de l'état RESET à l'état SET (transition « **crystallisante** »), une impulsion de tension de longue durée (~500 ns) et de faible amplitude permet d'élever le matériau PCM à une température au-dessus de sa température de cristallisation (400 K soit 130 °C pour le GST-225) mais inférieure à sa température de fusion, afin de le figer dans l'état cristallin lors d'un refroidissement lent.

Pour passer de l'état SET à l'état RESET (transition « **amorphisante** »), une impulsion de courte durée (~100 ns) mais de plus grande amplitude permet d'élever le matériau PCM au-delà de sa température de fusion (900 K soit 630 °C pour le GST-225), puis une **descente rapide en température (trempe)**, avec temps de descente inférieur à 10 ns) permet de figer le désordre amorphe de l'état liquide en redescendant à température ambiante.

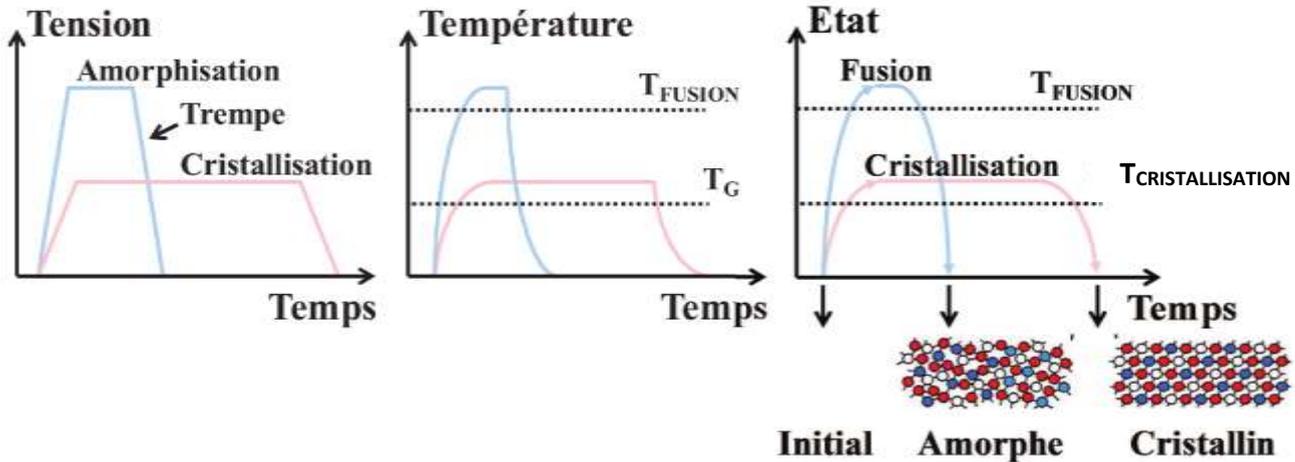


Figure 6 - Schéma des impulsions électriques à appliquer sur les cellules PCM pour les programmer (gauche) et évolutions temporelles de la température (centre) et de l'état (droite) du matériau à changement de phase [2]

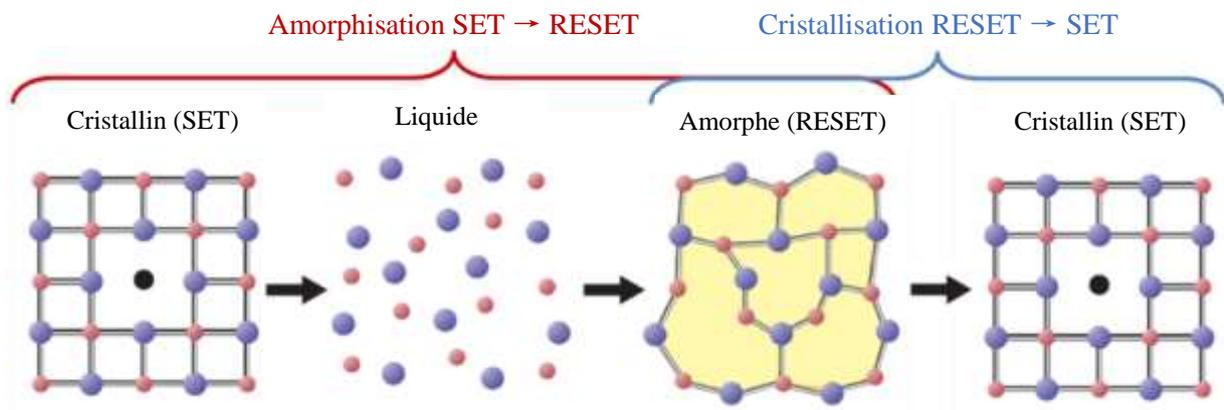


Figure 7 – Organisation atomique des différentes phases au cours des deux transitions [3]

Ainsi en adaptant la durée et l'amplitude des impulsions électriques, il est possible de passer de manière réversible d'un état à l'autre.

Pour lire le point mémoire, il suffit d'envoyer une tension de faible amplitude et de mesurer le courant, il sera faible lorsque le point mémoire est dans l'état amorphe, et plus fort dans l'état cristallin.

B. Architectures PCM

1) Structure « Lance »

La Figure 8 présente la structure typique des PCM, nommée structure « Lance ». Sous le matériau à changement de phase se trouve le **heater** (élément chauffant en français), matériau dans lequel la **génération de chaleur par effet Joule** se produit. Il doit donc être un conducteur électrique avec une résistance électrique suffisante, et sa taille doit être suffisamment petite (fine) pour qu'il soit traversé par une densité de courant suffisamment importante. Ce heater est réalisé en nitrure de siliciure de titane (TiSiN) dans la structure utilisée par STMicroelectronics.

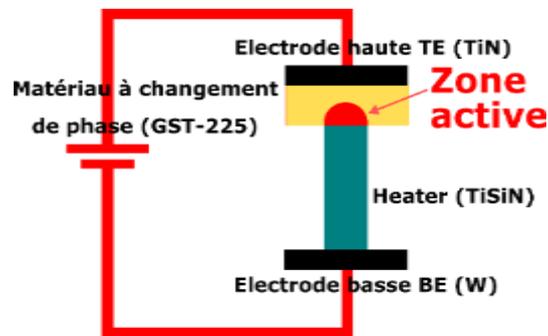


Figure 8 - Structure typique des PCM – structure « Lance »

La **zone active** est une petite **zone en forme de dôme à l'interface entre le GST et le heater**. C'est cette zone qui va subir la plus forte élévation en température, et qui va basculer entre la phase amorphe et la phase cristalline lors du fonctionnement de la mémoire. Le GST se trouvant autour de ce dôme est sous forme poly-cristalline suite à sa fabrication, et il ne changera jamais de phase en fonctionnement normal.

Les deux électrodes (haute et basse, TE et BE pour *Top* et *Bottom Electrode*) sont placées en haut et en bas de cet empilement. Le rôle de la TE est de permettre un bon contact électrique avec le matériau PCM, celle-ci est réalisée en nitrure de titane (TiN).

Le rôle de la BE est de relier électriquement le composant sélecteur se trouvant sur le substrat (dans le FEOL¹) et le heater. Celle-ci est fabriquée en tungstène (W). Le composant sélecteur peut être un transistor MOS ou BJT, ou même une simple diode.

Tout autour de cette structure est déposé un matériau réfractaire et isolant électriquement, permettant de **confiner la chaleur au mieux dans la cellule activée**. Ce matériau est du nitrure de silicium (SiN, existe aussi dans la stœchiométrie² Si₃N₄). Ce matériau à l'avantage de ne pas oxyder le matériau à changement de phase, par opposition au classique SiO₂ par exemple, qui est aussi un bon isolant thermique et électrique.

Au-dessus de cette structure se trouve de l'oxyde SiO₂, ainsi que tous les niveaux de métallisations (BEOL³). En dessous de cette structure se trouve le substrat de silicium.

2) Structure « Wall »

La structure utilisée de nos jours par STMicroelectronics est la **structure « Wall »**, qui présente des avantages par rapport à la structure « Lance », notamment en matière de facilité de fabrication.

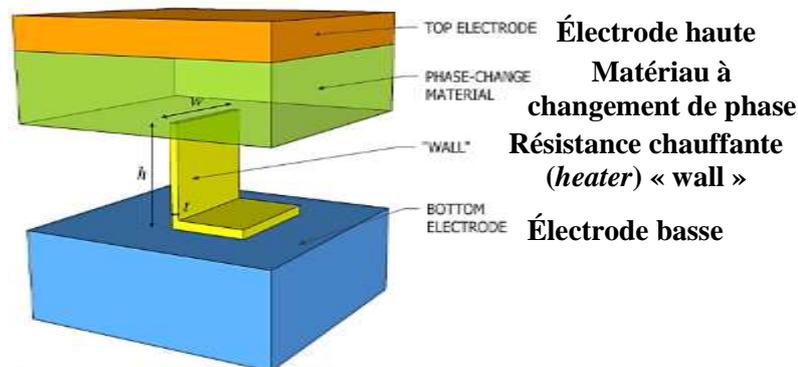


Figure 9 - Schéma 3D de la structure « Wall » utilisée par STMicroelectronics [3]

La fabrication se fait en creusant une ouverture dans un matériau diélectrique (oxyde) déposé sur l'électrode basse (BE). Est ensuite déposée de manière conforme (même épaisseur sur tout le wafer) une couche très fine du métal de heater (TiSiN). Cette couche fine va donc suivre la forme de l'ouverture creusée précédemment. En réalisant

¹ **FEOL** : *Front-End Of Line*, première partie de la fabrication des circuits intégrés, lorsque les composants individuels (transistors, condensateurs, etc.) sont fabriqués. Le FEOL se termine aux premières couches d'interconnexion métalliques.

² **Stœchiométrie** : proportion des éléments dans une formule chimique.

³ **BEOL** : *Back-End Of Line*, deuxième partie de la fabrication des circuits intégrés, lorsque les interconnexions entre les composants sont fabriquées. Le BEOL inclut les contacts, les couches diélectriques, et les niveaux de métaux.

une étape de planarisation mécano-chimique (CMP⁴), cette fine couche va être supprimée sur le haut, pour ne rester que dans l'ouverture.

Une étape de fabrication d'espaceurs (*spacer*) en nitrure va permettre de protéger le TiSiN présent sur les murs de l'ouverture (d'où le nom *Wall* de la structure, mur en anglais) en permettant la gravure d'une petite zone en bas de l'ouverture, créant donc deux heater séparés se faisant face. Pour finir, les spacers sont retirés et l'ouverture est remplie d'oxyde, vient une autre étape de CMP qui met au jour le haut des deux heater.

Le GST peut enfin être déposé au-dessus, puis le TiN composant l'électrode haute, et enfin la structure est recouverte de nitrure SiN d'isolation, puis d'oxyde SiO₂.

Cette structure « Wall » présente une faible surface de contact entre le heater et le GST, ce qui permet de réduire le courant électrique nécessaire à l'écriture de la cellule.

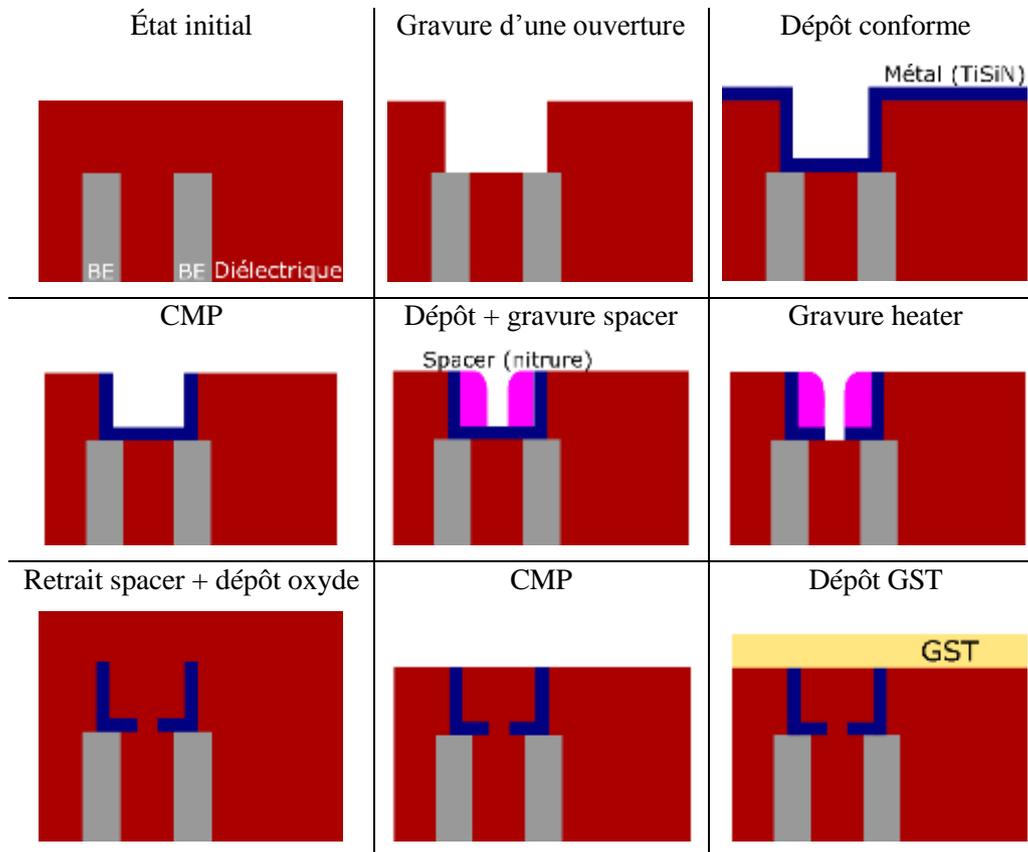


Figure 10 – Étapes majeures du procédé de fabrication du heater dans la structure « Wall »

⁴ **CMP** : *Chemical mechanical planarization*, processus d'enlèvement de matière et de lissage des wafers utilisant l'action combinée de forces mécaniques et chimiques.

C. Comportement électrothermique

La Figure 11 présente les caractéristiques courant-tension I-V d'un point mémoire PCM au cours des deux transitions [4].

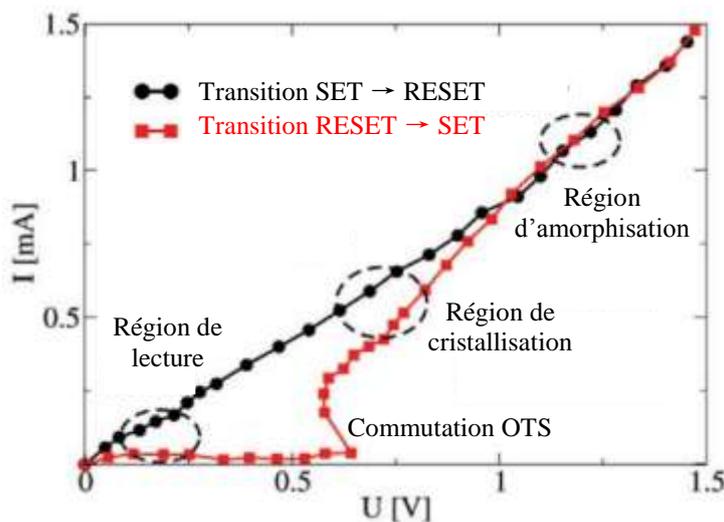


Figure 11 - Réponses en courant-tension I(V) lors des deux transitions de la PCM [4]

Peu importe l'état (amorphe ou cristallin), lorsque de faibles tensions sont appliquées aux bornes du dispositif, celui-ci réagit de façon ohmique, comme une résistance de forte ou faible valeur en fonction de la phase dans laquelle se trouve le matériau à changement de phase.

En partant de l'état amorphe (rouge sur la Figure 11), lorsque la tension est augmentée au-delà d'une certaine tension de seuil, une commutation du matériau se fait. Cette commutation a été appelée « *Ovonic Threshold Switching* (OTS) » par le pionnier en la matière Stanford Ovshinsky (*ovonic* pour Ovshinsky + *electronics*). Elle correspond au **passage de l'état amorphe à un état cristallin et est accompagnée par une forte augmentation du courant à travers le matériau à changement de phase**, en plus d'une diminution de la tension à ses bornes. Cela correspond à un comportement de résistance différentielle négative permettant la forme négative de la courbe courant-tension RESET→SET. En effet une résistance de charge est placée en série de la cellule PCM lors de ces caractérisations.

En partant de l'état cristallin (noir sur la Figure 11), la réponse courant-tension est **quasiment ohmique**, nous voyons tout de même une certaine courbure qui se produit dû au fait que l'élévation en température fait un chuter la résistance électrique des matériaux composant la structure mémoire, produisant donc un courant de plus en plus fort avec la température. À cela s'ajoutent les effets de champs électriques, lorsque la tension devient élevée, le champ devient élevé aussi, ce qui peut provoquer des effets d'ionisation par impact notamment.

Chapitre II

Outils et méthodes de simulation TCAD

Dans ce chapitre nous présenterons les outils logiciels utilisés ainsi que les raisons motivant leur utilisation. Ensuite nous présenterons la modélisation électrothermique utilisée.

I. Introduction à la TCAD

A. Qu'est-ce que la TCAD ?

La TCAD (pour *Technology Computer Aided Design*) est un domaine de la conception assistée par ordinateur (CAO) en microélectronique, qui a pour but de **simuler numériquement la fabrication et le fonctionnement des composants**.

À mesure que les technologies deviennent de plus en plus complexes, l'industrie des semi-conducteurs s'appuie de plus en plus sur la TCAD pour **réduire les coûts et accélérer le processus de recherche et de développement** [5].

Selon l'ITRS⁵, la TCAD permettrait de réduire les coûts de développement jusqu'à 40 %, en réduisant le besoin en wafers⁶ expérimentaux et en réduisant les durées de développement. Ce qui est significatif, au regard de la croissance des coûts de développement et des usines de fabrication.

À l'aide d'une bonne calibration des outils TCAD, effectuée grâce à des wafers de prototypage, ainsi qu'une bonne connaissance des processus physiques mis en jeu, la TCAD peut prédire avec précision le comportement de dispositif de nœuds technologiques nouveaux.

La TCAD est composée de deux branches principales : la **simulation de procédé de fabrication** (*process* par la suite) et **simulation du fonctionnement** du dispositif (Figure 12).

Dans la simulation de process, les étapes de fabrication telles que la photogravure, le dépôt, l'implantation ionique, le recuit et l'oxydation sont simulées à l'aide d'équations physiques, qui modélisent ces phénomènes. Le dispositif est **discrétisé (maillé) en une structure d'éléments finis** (Figure 14).

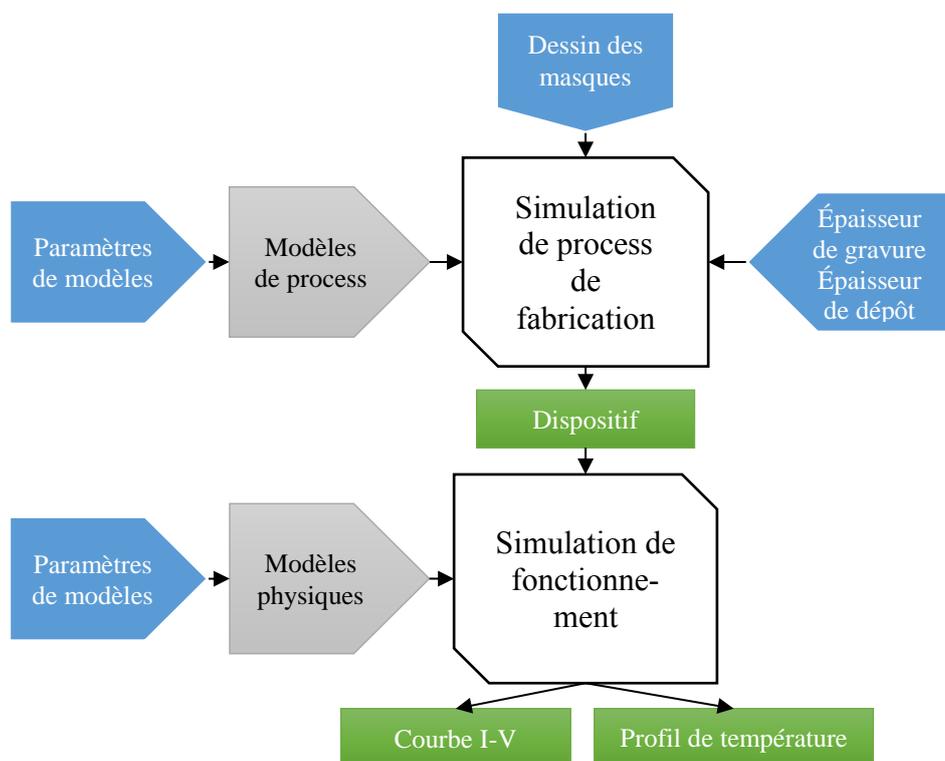


Figure 12 - Flot TCAD

La simulation de fonctionnement prend en entrée le dispositif créé par la simulation de process. Le simulateur résout en chaque point de maillage les équations physiques fondamentales décrivant son fonctionnement, comme les équations de transport électrique et l'équation de chaleur, afin de calculer ses caractéristiques électriques ou thermiques (courbe I-V et profil de température).

⁵ **IRTS** : *International Technology Roadmap for Semiconductors* : ensemble de documents (notamment des feuilles de route) produits par un groupe d'experts de l'industrie, représentatifs d'organisations de l'industrie des semi-conducteurs

⁶ **Wafer** : plaquette réalisée pour la plupart en silicium monocristallin servant de support à la fabrication de dispositifs microélectroniques par des techniques telles que le dopage, la photogravure, la déposition de matériaux

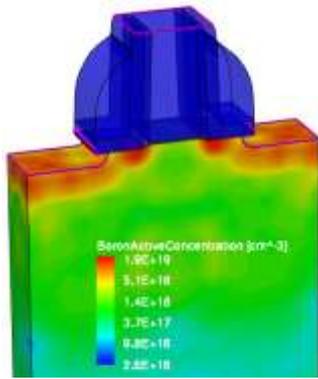


Figure 13 - Vue d'une structure 3D de transistor, avec échelle de couleur montrant la dose d'implantation de Bore [6]

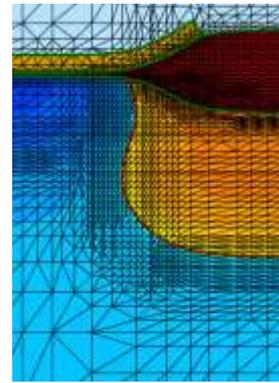


Figure 14 - Vue du maillage à proximité d'une jonction entre deux matériaux [6]

B. Motivations de la TCAD électrothermique pour les PCM

L'intérêt principal de la simulation TCAD, à savoir permettre l'accélération du processus de recherche et développement de nouveaux procédés et nouveaux composants, est encore plus visible pour la mémoire PCM. En effet, celle-ci repose fortement sur la thermodynamique, facette plus complexe à étudier dans ces petits dispositifs que l'électronique. Car s'il est possible de poser des pointes de mesure de tension ou courants aux points des circuits à étudier, la température et le flux thermique sont plus compliqués à observer et mesurer pour ces petites dimensions.

La PCM étant une technologie complexe, qui **allie des aspects électriques avec des aspects thermiques** de manières interdépendantes, cela fait de la TCAD un outil très intéressant et utile pour ce domaine.

L'utilisation d'outils TCAD doit donc permettre, une fois qu'ils sont bien réglés, de visualiser la température au sein de la structure, à chaque instant, en réponse à un stimulus électrique par exemple. Cela permet de vérifier les valeurs de température en chaque point de la structure, afin de confirmer que les matériaux peuvent supporter ces températures, ou encore que les cellules adjacentes à une cellule en activité ne sont pas perturbées (**interférence thermique, thermal crosstalk**).

II. Suite Synopsys Sentaurus

Les logiciels utilisés au cours de ce stage font partie de la suite Sentaurus, de la société Synopsys. La simulation de procédés de fabrication se fait avec le logiciel SProcess, la simulation électrothermique se fait avec le logiciel SDevice, et enfin la visualisation des résultats et des structures se fait avec SVisual (Figure 15).

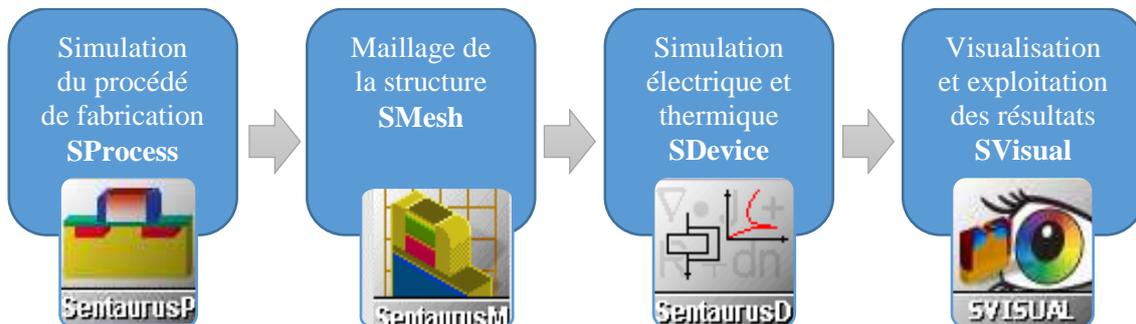


Figure 15 - Flux de simulation Sentaurus TCAD

Ces logiciels pouvant être très gourmands en ressources informatiques, aussi bien en temps CPU qu'en mémoire vive, STMicroelectronics mutualise les calculs dans une ferme informatique se trouvant sur son site de Grenoble. Cela permet de se partager les ressources entre différents sites européens, et de ne pas avoir à compter sur nos terminaux de travail pour résoudre les simulations.

III. Modélisation électrothermique

Dans la simulation de fonctionnement du dispositif, les outils de simulation TCAD résolvent numériquement des équations physiques fondamentales comme les équations de diffusion ou les équations de transport en chaleur, en chaque point de maillage du dispositif simulé.

A. Equation de transport électrique

La simulation du fonctionnement électrothermique dans le logiciel Sentaurus est régie par plusieurs équations [6]. La première est l'équation de densité de courant électrique de porteurs :

$$\begin{aligned}\vec{j}_n &= -n \cdot q \cdot \mu_n \cdot (\vec{\nabla}\Phi_n + P_n \cdot \vec{\nabla}T) \\ \vec{j}_p &= -p \cdot q \cdot \mu_p \cdot (\vec{\nabla}\Phi_p + P_p \cdot \vec{\nabla}T)\end{aligned}\tag{Équation 1}$$

Les termes sont :

- Les densités de courant d'électron J_n et de trou J_p [A/cm²]
- Les concentrations d'électron n et de trous p [cm⁻³]
- La charge élémentaire $q = 1,60217662 \cdot 10^{-19}$ C
- Les mobilités des porteurs μ_n et μ_p [cm²/(V·s)] : vitesse moyenne des porteurs en réponse à un champ électrique
- Les potentiels des électrons Φ_n et des trous Φ_p [V]
- Les coefficients Seebeck (*thermoelectric power*) des électrons P_n et des trous P_p [V/K]
- La température T [K]

Cette équation permet de calculer la valeur du courant électrique, à la fois celui d'origine électrique (potentiel Φ) et thermoélectrique (Seebeck P).

B. Equation de transport de chaleur

La deuxième est l'équation de la chaleur :

$$\begin{aligned}\frac{\partial}{\partial t}(C_v \cdot T) - \vec{\nabla} \cdot (\mathbf{k} \cdot \vec{\nabla}T) &= -\vec{\nabla} \cdot [(P_n \cdot T + \Phi_n) \cdot \vec{j}_n + (P_p \cdot T + \Phi_p) \cdot \vec{j}_p] \\ &\quad - \frac{1}{q} \cdot \left(E_C + \frac{3}{2} \cdot k_B \cdot T\right) \cdot (\vec{\nabla} \cdot \vec{j}_n - q \cdot R_{net,n}) \\ &\quad - \frac{1}{q} \cdot \left(-E_V + \frac{3}{2} \cdot k_B \cdot T\right) \cdot (-\vec{\nabla} \cdot \vec{j}_p - q \cdot R_{net,p})\end{aligned}\tag{Équation 2}$$

Les paramètres sont :

- La capacité thermique volumique C_v [J/(cm³·K)] : capacité d'un matériau à absorber ou restituer la chaleur
- La conductivité thermique \mathbf{k} [W/(cm·K)] : capacité d'un matériau à effectuer des transferts thermiques par conduction

Tout le terme de droite de l'équation 2 est le terme source de chaleur. Il contient :

- Les énergies des bandes de conduction E_C et de valence E_V [eV]
- La constante de Boltzmann $k_B = 1,380649 \cdot 10^{-23}$ J/K
- Les taux de recombinaison d'électrons $R_{net,n}$ et de trous $R_{net,p}$ [1/s]
- La constante de Planck réduite $\hbar = 1,054571818 \cdot 10^{-34}$ J·s

Les trois sources de chaleur sont ici : chaleur Joule, chaleur de recombinaison, et chaleur thermoélectrique (Thomson et Peltier).

Chapitre III

Résultats

Simulation électrothermique de mémoire à changement de phase (PCM)

Dans ce chapitre, les travaux réalisés durant ce stage et les résultats obtenus seront présentés.

I. Simulation de process - fabrication de la structure

Comme présenté dans le chapitre précédent, la première étape de la simulation TCAD est la simulation de procédé fabrication (*process*). Le point de départ de cette simulation est le dessin des masques (le layout), illustré dans la Figure 16. Ce dessin de masque n'est pas réalisé nos soins, mais par l'équipe ayant fabriqué la structure.

En se servant de ce jeu de masques et d'une succession d'étapes de photogravure, dépôt et CMP paramétrées finement, nous pouvons simuler la fabrication de la structure PCM. La Figure 17 présente les étapes principales du process de fabrication. Le substrat en silicium et la couche d'oxyde haute ont été réduits en hauteur pour des raisons de taille d'image.

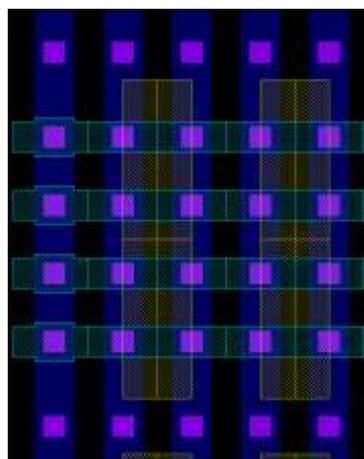


Figure 16 - Vue du dessus du dessin des masques (layout)

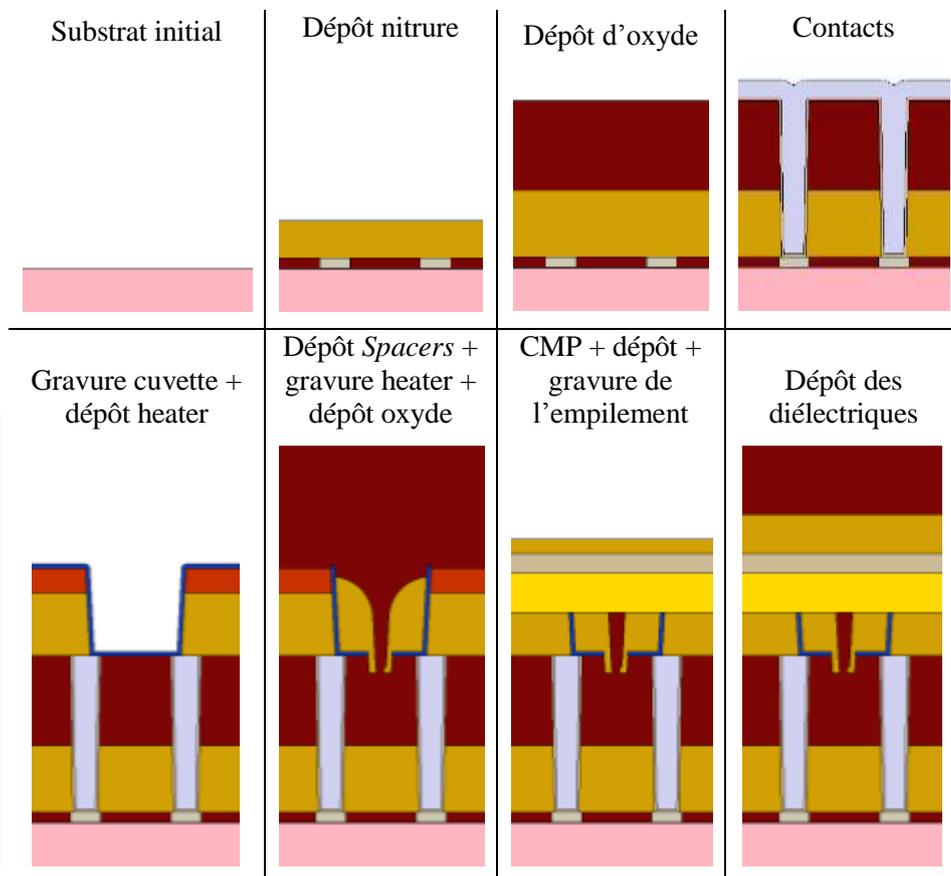


Figure 17 - Illustration des étapes principales du process de fabrication PCM 28 nm

Sous la structure PCM se trouve normalement un composant sélecteur. Celui-ci peut être un transistor MOS, un bipolaire, ou une simple diode. Pour nous concentrer sur le sujet principal, à savoir le point mémoire, nous ne nous y intéresserons pas lors de notre étude. **Nous polariserons la PCM en contournant le sélecteur.** Lors de nos simulations, nous ne simulerons donc pas sa fabrication, ce qui économisera en plus du temps de calcul.

De plus, nous effectuerons la simulation de quelques cellules mémoires seulement, comme 2 ou 4 cellules adjacentes. Nous ne simulerons pas non plus les niveaux de métallisation (BEOL) se trouvant éventuellement au-dessus des points mémoire.

La Figure 18 est un schéma de la structure utilisée lors de nos simulations dans les deux directions perpendiculaires. Les deux emplacements des contacts électriques (BE et TE) d'une des deux cellules sont renseignés.

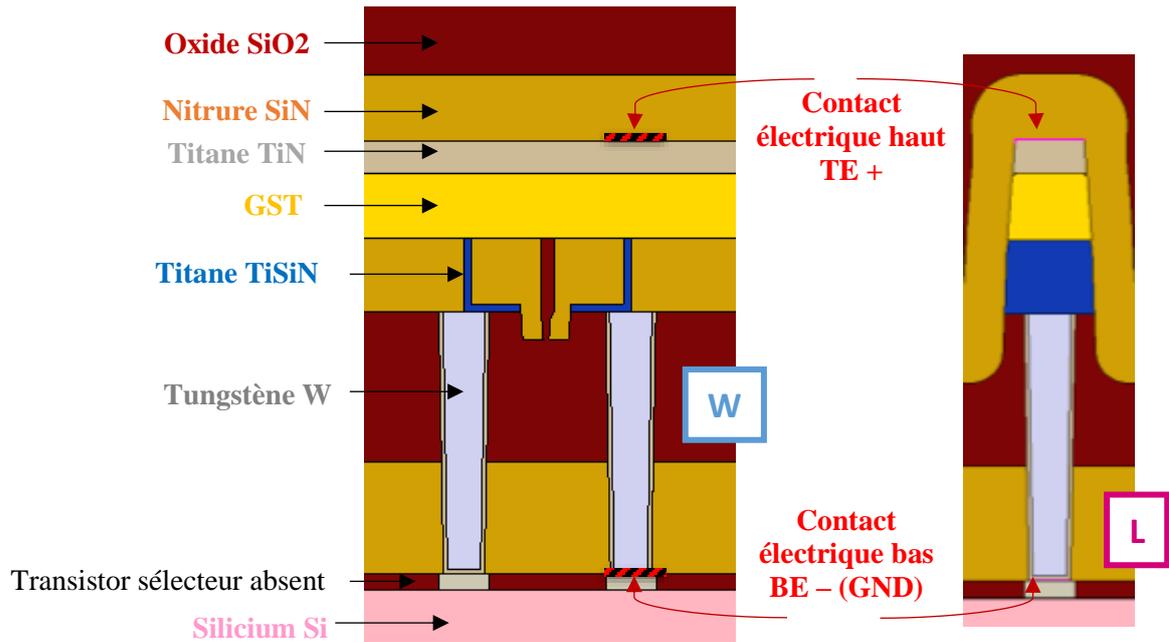


Figure 18 - Structure utilisée lors de la simulation. À gauche, vue de 2 cellules selon la coupe dite W (selon la biline) et à droite vue d'une cellule selon la coupe dite L (à travers la biline), placée au milieu du heater.

Afin de vérifier que notre simulation de process de fabrication est réussie, nous pouvons comparer les structures qu'elle produit avec les images TEM⁷ prises sur une structure réelle de ce type de mémoire.

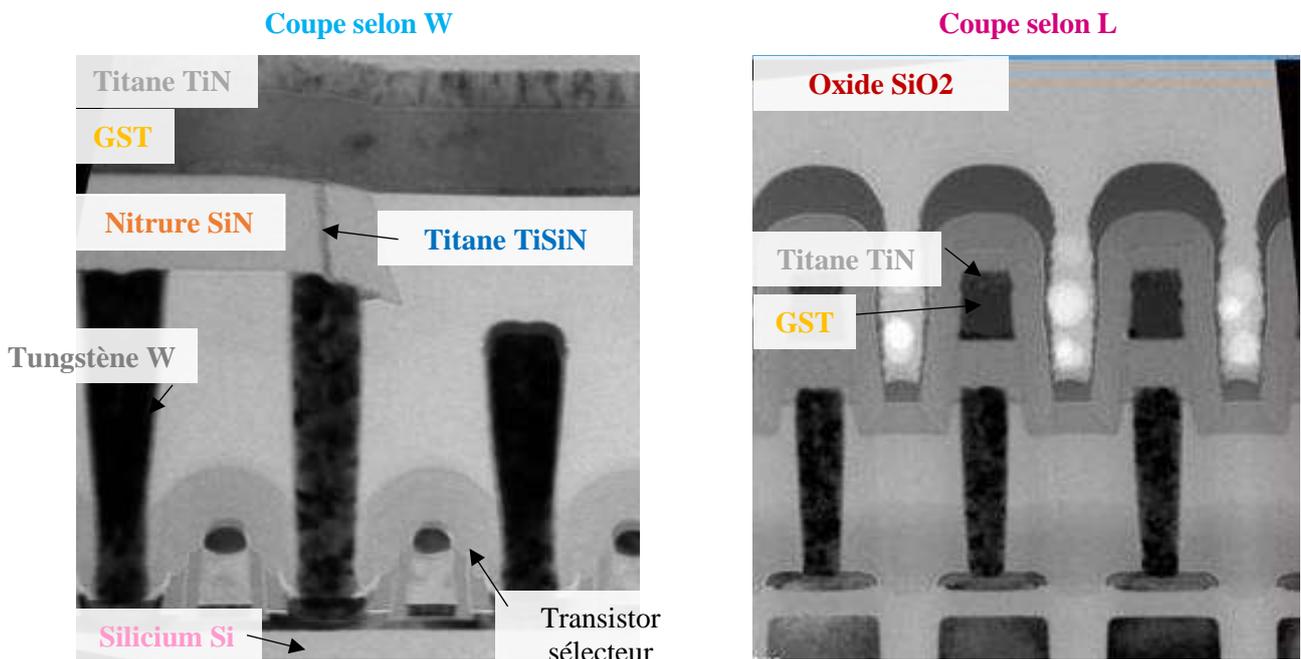


Figure 19 - Images TEM de la structure PCM selon W et L [7]

Les images de la Figure 19 nous permettent de confirmer la concordance de notre structure avec la structure réelle fabriquée par STMicroelectronics [7].

⁷ TEM : Transmission Electron Microscopy, Microscopie électronique en transmission, technique de microscopie où un faisceau d'électrons est transmis à travers un échantillon très mince. Les effets d'interaction entre les électrons et l'échantillon donnent naissance à une image, à l'aide d'un écran phosphorescent.

II. Vers la simulation de fonctionnement...

Après avoir réalisé la simulation du procédé de fabrication de la structure PCM, nous pouvons simuler son fonctionnement.

La première approche consiste à effectuer une simulation stationnaire de son fonctionnement, et d'observer sa réponse électrothermique à un stimulus électrique de type rampe de tension appliqué à un des contacts électriques (typiquement le contact haut TE).

Pour réaliser ce type de simulation, les conditions initiales doivent être renseignées (tensions appliquées aux contacts, température du système). Il faut aussi définir sur quel contact la rampe de tension sera appliquée, et la tension finale de la rampe (*goal*).

La simulation stationnaire permet de simuler le dispositif en effectuant par itération les calculs de tension, courant, charge électrique, température, flux, après chaque petite élévation de la tension de rampe d'entrée. Les conditions initiales d'un point de la simulation stationnaire étant les solutions du point précédent.

Les paramètres de cette simulation sont : température initiale du domaine à 300 K, tensions initiales sur contacts TE et BE de 0 V, et condition au limites de Dirichlet⁸ fixée à 300 K sous le substrat, permettant d'émuler sa grande épaisseur faisant office de dissipateur thermique, sans pour autant avoir à la simuler (substrat réduit à une épaisseur de seulement 10 μm au lieu de la centaine de μm des substrats réels).

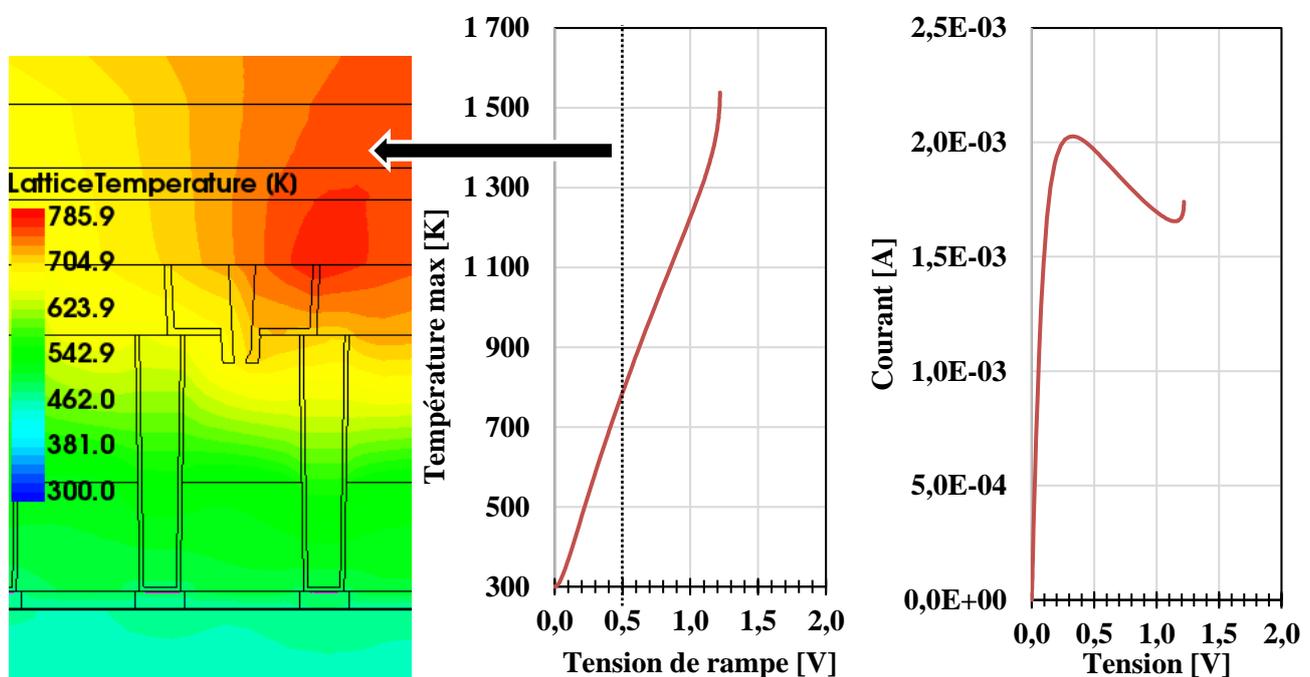


Figure 20 – Réponse électrothermique suite à un stimulus en tension de type rampe jusqu'à 2 V. La ligne de pointillés et la flèche noire indiquent la tension de rampe pour laquelle le cliché de gauche a été pris (au bout d'un quart de la rampe). La simulation n'a pas abouti et s'est arrêtée à 60 %. Tous les paramètres matériaux sont ceux par défaut du simulateur Sentaurus.

La Figure 20 montre le résultat d'une première simulation électrothermique. Nous pouvons voir à gauche le profil de température au sein de la structure en réponse à un stimulus en tension. Sur la droite nous voyons la courbe courant-tension, et au milieu la courbe tension et température maximale au sein de la structure au fil de la tension de rampe, avec une indication de la tension pour laquelle le cliché de gauche a été capturé.

Le simulateur n'a pas réussi à faire converger ses calculs⁹ et la simulation s'est donc stoppée à 60 % de la rampe d'entrée.

Nous voyons que la température se propage dans la structure sans aucune contrainte au niveau des interfaces, et que la valeur de la température est très élevée (plus de 1500 K). Nous voyons que la courbe courant-tension (à

⁸ **Condition aux limites de Dirichlet** : imposée à une équation différentielle ou à une équation aux dérivées partielles lorsque l'on spécifie les valeurs que la solution doit vérifier sur les frontières du domaine.

⁹ **Convergence** : le simulateur (utilisant la méthode Newton) recherche des solutions au problème posé en effectuant une prédiction initiale, puis en faisant converger cette prédiction vers la solution par itérations calculatoires.

droite sur la Figure 20) n'a pas la forme quasi-ohmique attendue lors de la transition SET → RESET, en plus d'être très élevée (jusqu'à 2 mA sur cette courbe).

Cette réponse électrothermique incorrecte n'est pas due à une erreur du simulateur, c'est typiquement ce qui arrive lorsqu'on lance une **simulation de fonctionnement sur une structure dont les paramètres matériaux ne sont pas réglés**. Le simulateur utilise des paramètres matériaux « par défaut », c'est-à-dire ceux du silicium pour les semi-conducteurs par exemple.

La différence entre la simulation de procédé de fabrication et la simulation de fonctionnement réside dans la connaissance des matériaux. En effet, lors de la simulation de procédé de fabrication, le simulateur TCAD fonctionne de la même manière pour tous les matériaux. Il réalise des dépôts de l'épaisseur voulue, des photogravures de l'épaisseur voulue également, quel que soit le matériau. C'est différent pour la simulation de fonctionnement électrothermique. **Le simulateur doit connaître les propriétés électriques et thermiques de chaque matériau** pour y calculer correctement les courants électriques, les potentiels, les températures, et les flux de chaleur.

Une des missions importantes de ce stage est le réglage dans le simulateur TCAD des propriétés de tous les matériaux de la structure PCM. Cela se fait soit en caractérisant ces matériaux, soit en se servant de valeurs de la littérature. Dans la partie qui suit, nous allons présenter chacun des matériaux jouant un rôle important dans la structure PCM, leurs propriétés électrothermiques, et comment nous les avons réglées dans le simulateur TCAD.

III. Paramètres des matériaux – réglage du simulateur

Le choix des matériaux est crucial pour l'application PCM. En effet, il faut d'utiliser la bonne combinaison de matériaux, présentant des propriétés adéquates pour : à la fois générer une forte élévation de température au bon endroit, et, la confiner suffisamment pour que le courant électrique nécessaire à la fusion du matériau à changement de phase soit faible et que les cellules adjacentes ne soient pas perturbées thermiquement (*thermal crosstalk*, écrire une cellule ne doit pas pouvoir faire changer d'état une cellule voisine).

Dans cette partie nous présenterons le choix des matériaux et le travail bibliographique effectué dans le but de régler correctement le simulateur TCAD pour que les résultats qu'il fournit s'approchent au mieux des comportements thermique et électrique réels.

A. Matériaux à changement de phase

Nous allons présenter deux matériaux à changement de phase. Le matériau le plus étudié est le GST-225, mais STMicroelectronics utilise une variante optimisée du GST-225 en termes de rétention de donnée à haute température. Il s'agit du « Ge-rich GST », appelé simplement GGST par la suite. Ce matériau a la particularité d'être dopé au germanium (Ge) dans de très grandes proportions. Nous le présenterons ensuite.

1) GST-225 ($\text{Ge}_2\text{Sb}_2\text{Te}_5$)

Le $\text{Ge}_2\text{Sb}_2\text{Te}_5$ (appelé aussi GST-225) est le chalcogénure de référence pour les applications PCM. Les chalcogénures sont composés d'éléments chalcogènes (élément du groupe 16 du tableau périodique : O, S, Se, Te et Po), associés à d'autres éléments proches dans le tableau périodique (Ga, Ge, As, Sn, Sb, etc.). Le terme chalcogène vient du grec ancien *chalcos* « minerais » et *gena* « naissance ».

a) Propriétés structurales

En plus d'une phase amorphe, le GST-225 présente deux configurations cristallines : une **configuration stable hexagonale compacte** (HC) et une **configuration métastable cubique face centrée** (CFC) de type NaCl (*rock-salt*). Elle correspond à deux sous-structures CFC, décalées de la moitié le long d'une des directions des côtés de la maille.

Structure cubique NaCl (*rock-salt*) Structure hexagonale compacte (HC)

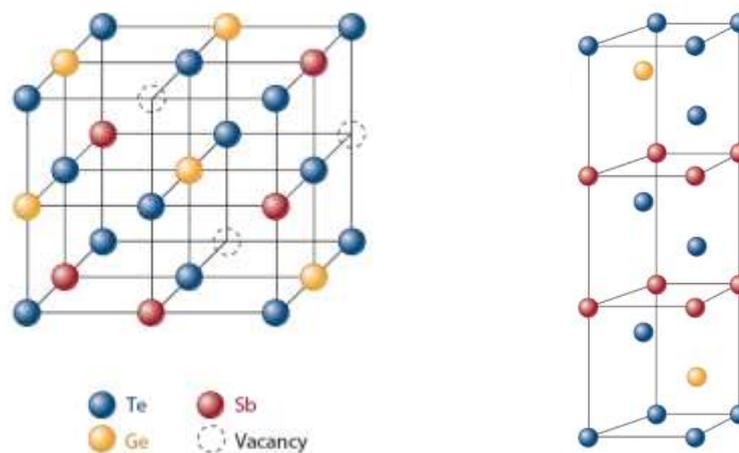


Figure 21 - Structures cubiques et hexagonales du GST [8]

La première sous-structure CFC est occupée par des atomes de tellure (Te), tandis que la deuxième sous-structure est aléatoirement occupée par du germanium (Ge), de l'antimoine (Sb) ou une lacune¹⁰ (*vacancy* sur la Figure 21). Le GST-225 cristallin comporte une grande **densité de lacunes dans son cristal (de 20 à 25 %)**.

Il existe de grandes différences de comportement optique et électrique entre les phases amorphe et cristalline, résultantes des différences de leurs structures atomiques. Les phases cristallines présentent à la fois un indice optique et une conduction électrique plus élevés que la phase amorphe, cette différence significative peut être mise à profit pour des applications de disques optiques ou de mémoire (possibilité de basculer rapidement entre deux états binaires bien distincts, base du stockage de données).

¹⁰ **Lacune** : type de défaut ponctuel du cristal dû à l'absence d'un atome sur un site normalement occupé.

Dans [9], l'auteur donne la **densité volumique** du GST-225 égale à environ 5,9 g/cm³ en phase amorphe, 6,3 g/cm³ en phase cristalline cubique, et 6,4 g/cm³ en phase cristalline hexagonale.

La masse molaire peut être calculée à partir des masses molaires des trois constituants et de la stœchiométrie du mélange. Nous obtenons une masse molaire de 114,09 g/mol.

b) Propriétés thermiques

Comme précisé précédemment, le GST peut se trouver dans trois phases différentes. La phase amorphe peut exister jusqu'à une température d'environ 150 °C (400 K), la phase cubique peut exister jusqu'à 300 °C (570 K) et la phase hexagonale peut exister jusqu'à fusion du GST-225, à environ 630 °C (900 K).

▪ Conductivité thermique k [W/(m·K)]

Une grandeur importante pour décrire la conduction de chaleur dans les matériaux est la conductivité thermique, notée k , en W/(m·K). Elle représente la capacité d'un matériau à effectuer des transferts thermiques par conduction. Par exemple, les bons conducteurs thermiques comme les métaux ont une conductivité thermique de forte valeur (par exemple 390 W/(m·K) pour le cuivre, contre 0,6 W/(m·K) pour l'eau, à 300 K).

La conductivité thermique est liée aux mouvements des électrons dans les métaux et aux vibrations des atomes autour de leur position d'équilibre (phonons¹¹) pour les autres matériaux (les non-métaux).

La conductivité thermique d'un matériau de très petite taille (*thin film*, couche mince de l'ordre de la dizaine de nanomètres dans notre cas) est différente de celle d'un matériau massif (*bulk*). En effet, lorsque le matériau en question est très fin, nous pouvons dire que la particule ou quasi-particule (électron ou phonon, selon la nature du matériau) responsable du transport de chaleur a moins de chance de heurter d'autres particules constituant le matériau, et donc de réaliser des transferts thermiques, avant de le traverser, que dans un matériau massif plus épais.

Comparer la proximité du libre parcours moyen de l'électron et du phonon avec l'épaisseur de matériau permet de mettre en avant ce phénomène. Il est de 5 à 10 nm pour l'électron et 200 à 300 nm pour le phonon dans le silicium à température ambiante.

De plus, à petite échelle les diffusions aux interfaces, aux joints de grains, aux défauts, et aux impuretés deviennent très importantes, ce qui augmente encore la **différence de comportement thermique entre le matériau en couche mince et le matériau massif**.

Par conséquent, les mesures expérimentales de conductivité thermiques sont toujours accompagnées d'une information concernant l'épaisseur de couche en question, puisqu'à l'échelle nanométrique elle en dépend fortement.

De plus, la **conductivité thermique dépend de la température**, et peut varier de façon non négligeable sur la large plage de température balayée par l'application PCM (de la température ambiante jusqu'à fusion du GST-225, à 900 K)

Dans [9], l'auteur donne la conductivité thermique du GST-225 submicrométrique égale à environ 0,2 W/(m·K) en phase amorphe, entre 0,5 et 1 W/(m·K) en phase cristalline cubique, et entre 1,3 et 2 W/(m·K) en phase cristalline hexagonale.

Dans [10], l'auteur mesure la conductivité thermique d'un dépôt de 270 nm de GST déposé par pulvérisation cathodique RF sur silicium, et sa variation en température (Figure 22). Similairement, dans [11], l'auteur mesure la conductivité thermique de dépôts de 100 et 210 nm de GST déposé par pulvérisation cathodique DC sur oxyde SiO₂, et leur variation en température (Figure 22).

¹¹ **Phonon** : quantum d'énergie de vibration dans un solide cristallin. Quasi-particule échangée par les cristaux lorsqu'ils perdent ou gagnent de l'énergie

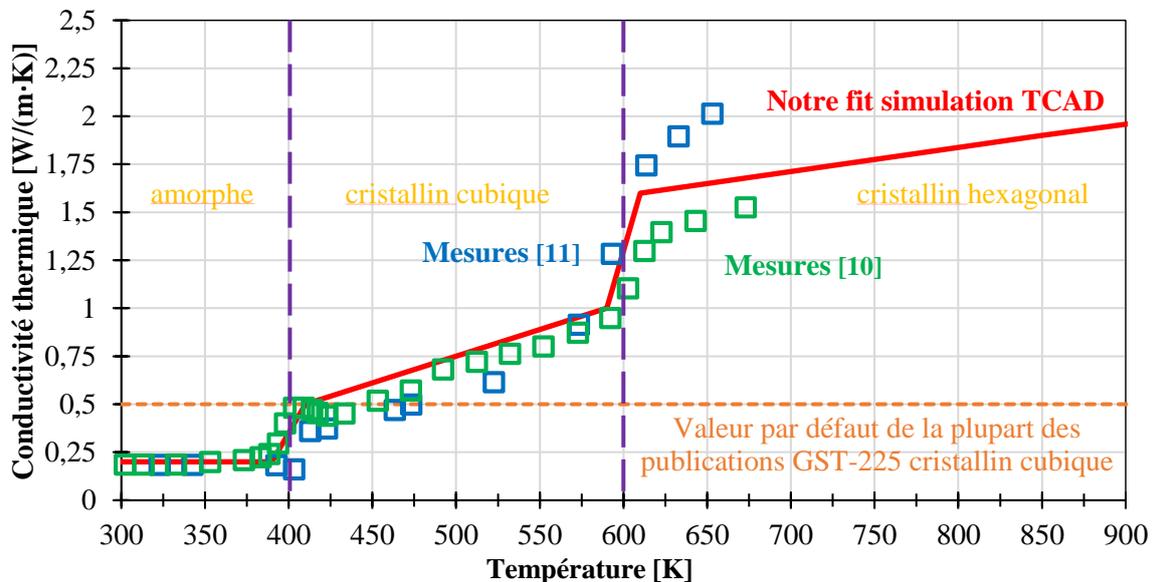


Figure 22 - Mesures de la conductivité thermique en température du GST-225 en couche mince [10] [11]

Ces deux mesures nous donnent un bon aperçu des valeurs de la conductivité thermique du GST-225 en couche mince, et nous voyons que la conductivité augmente de presque un ordre de grandeur dans la plage de température de ces mesures.

Pour entrer cette courbe de valeur dans le logiciel de simulation TCAD, nous avons réalisé une **interpolation linéaire par morceaux** en tentant de suivre au mieux les points des deux mesures (*fit*, ajustement de courbe en français), avec les changements brutaux se déroulant aux changements de phase. Ces deux mesures s'arrêtent avant 700 K, ce qui est problématique pour notre application devant atteindre la fusion du matériau GST, soit 900 K. Nous avons donc réalisé une extrapolation linéaire de 650 à 900 K.

De plus, comme nous travaillons uniquement sur la transition SET→RESET, le GST se trouve au départ en phase cristalline. Nous partons donc de la valeur de conductivité thermique après passage en phase cristalline à 400 K de 0,5 W/(m·K).

Les deux mesures présentées dans la Figure 22 ne sont pas parfaitement identiques en raison de la **difficulté d'estimation de la conductivité thermique pour des faibles épaisseurs de matériau** (*thin film*/échelle nanométrique), de plus le procédé de dépôt, la nature du substrat, l'incertitude de la méthode de mesure, les variations de formule chimique (stœchiométrie, dopage) sont aussi à l'origine de l'incertitude sur ces valeurs.

Nous rencontrerons ce type de difficultés pour d'autres grandeurs physiques caractérisant les matériaux utilisés dans les PCM, dont les faibles dimensions, ainsi que la très large gamme de température parcourue dans cette application complexifient la tâche de recherche de données sur ces matériaux.

▪ Capacité thermique C_v [J/(cm³·K)]

L'autre grandeur importante pour décrire le comportement thermique du GST-225 est la capacité thermique. Elle permet de quantifier la capacité d'un matériau à absorber ou restituer de l'énergie par échange thermique. Nous utilisons la capacité thermique volumique en J/(cm³·K), elle est définie par la chaleur (énergie) nécessaire pour élever de 1 °C la température d'un mètre cube de matériau. Le fer par exemple possède une valeur de 3,496 J/(cm³·K) et la laine de verre 0,099 J/(cm³·K). D'une manière générale, un matériau dense est meilleur conducteur de chaleur et présente une capacité thermique volumique élevée et un matériau léger est plus isolant et présente une capacité thermique volumique faible.

La capacité thermique d'un matériau ne dépend pas de son épaisseur, mais tout comme la conductivité thermique, elle variable avec la température.

Dans [12], les auteurs mesurent la capacité thermique massique [J/(g·K)] en température d'une épaisseur de 300 nm de GST-225 déposé par pulvérisation cathodique RF et recuit pendant 1 h à 570 K pour le mettre en phase cristalline. Comme nous connaissons la densité volumique du matériau pour les différentes phases, nous pouvons convertir ces mesures massiques J/(g·K) en volumique J/(cm³·K).

De même, dans [13], les auteurs mesurent la capacité thermique molaire [J/(mol·K)] en température de dépôts de 200 à 1000 nm de GST-225 cristallin déposé par pulvérisation cathodique DC. Comme nous connaissons la masse molaire du matériau (114,09 g/mol), nous pouvons convertir ces mesures molaires en volumique.

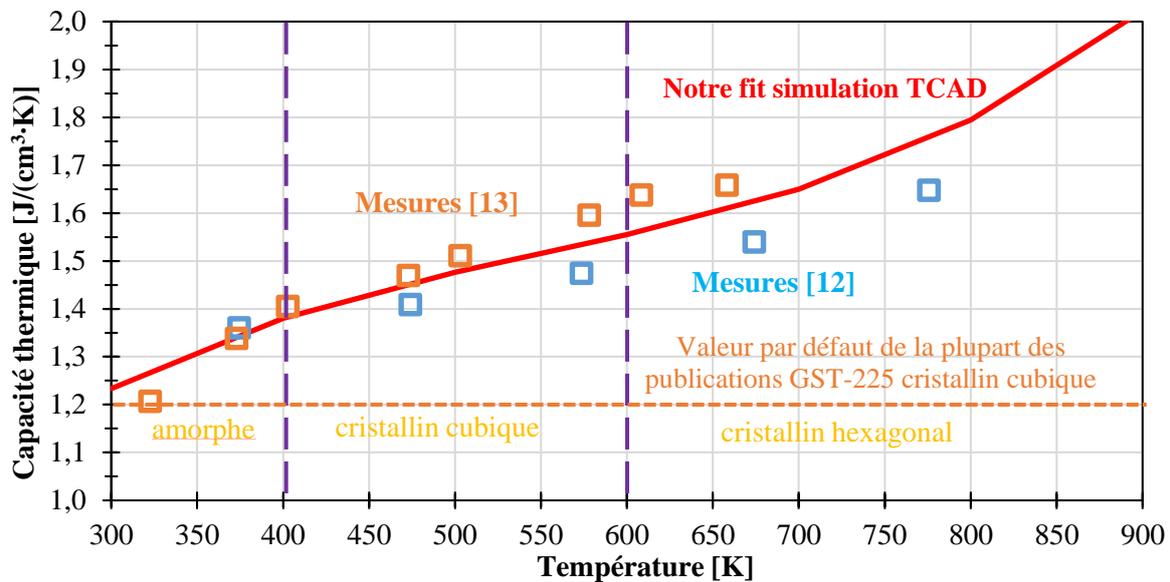


Figure 23 - Mesures de la capacité thermique en température du GST-225 [12] [13]

La Figure 23 rassemble ces deux mesures ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD. Il s'agit d'un fit de type polynôme de degré 3 sur la moyenne des mesures.

c) Propriétés électriques

Le GST-225 cristallin comporte une grande densité de lacunes dans son cristal (20 à 25 %), favorisant l'apparition d'un grand nombre de trous. Le transport du courant se faisant donc majoritairement par les trous de la bande de valence, nous pouvons modéliser dans nos simulations le GST comme un matériau semi-conducteur, fortement dopé P (quasiment dégénéré) afin de reproduire la résistivité réelle mesurée. Il présente une hauteur de bande interdite (*bandgap*) courte, mesurée optiquement à 0,5 eV pour le GST-225 cristallin à 300 K, et 0,7 eV pour le GST amorphe [9].

Afin de modéliser le comportement de type P quasiment dégénéré (fortement dopé) du GST, nous plaçons son niveau de Fermi très proche de la bande de valence en dopant le matériau avec des atomes accepteurs (dopage P).

Le comportement électrique du GST amorphe est plus compliqué à décrire, notamment le phénomène de *switching* (passage de la phase amorphe à cristallin formant une brusque variation de la réponse courant-tension), il n'est pas entièrement compris aujourd'hui. De plus, il est hors du cadre de ce travail, nous nous contenterons donc de dire que le phénomène de *switching* peut être attribué soit à un phénomène d'emballement thermique, soit à un phénomène d'avalanche électrique.

La conduction électrique du GST cristallin peut être décrite facilement avec les approches du courant de dérive et courant de diffusion d'un semi-conducteur dopé. Il en résulte un comportement ohmique à faible tension. À plus haute tension, le comportement change, dû à l'élévation en température faisant varier la résistivité du matériau.

▪ Hauteur de bande interdite (*bandgap*) [eV]

Comme indiqué précédemment, le GST à un comportement de semi-conducteur quasi-dégénéré. Il a donc une largeur de bande interdite (*bandgap*) courte, annoncée à 0,5 eV pour le GST cristallin dans [8], [9], et [14].

Ce *bandgap* influe sur la concentration de trou. En effet plus le *bandgap* est court est plus il est facile pour les électrons de passer de la bande de valence à la bande de conduction, laissant donc un trou. Or nous savons que le *bandgap* diminue avec la température, nous savons qu'il est possible de rendre un semi-conducteur intrinsèque (non dopé), conducteur en le chauffant. Et puisque l'application PCM soumet le matériau GST à une large plage de température, il est logique de vouloir prendre en compte la dépendance en température du *bandgap*.

Dans [15], l'auteur calcul le *bandgap* du $\text{Ge}_{1,6}\text{Sb}_2\text{Te}_5$ liquide (à 923 K) à 0,194 eV. Même si la stœchiométrie est légèrement différente du 225 habituel, cela nous donne une bonne indication sur le point final de la variation du *bandgap* en température.

Dans [16], l'auteur mesure optiquement le bandgap du GST-225 amorphe, de 10 à 353 K, avant et après un recuit à 353 K (80 °C). Même si le GST est amorphe, nous pouvons étudier sa variation en température. L'auteur extrait aussi des mesures les coefficients α et β correspondants au modèle de bandgap de Varshini [17] :

$$E_G(T) = E_0 - \frac{\alpha \cdot T^2}{T + \beta} \quad (\text{Équation 3})$$

L'auteur donne $\alpha = 0,575$ meV/K et $\beta = 56,39$ K. Nous allons utiliser ces paramètres de variation en température pour le GST amorphe, avec une valeur de bandgap à 300 K (E_0 dans l'équation 3) égale à la valeur reportée dans les nombreuses publications de 0,5 eV pour le GST cristallin.

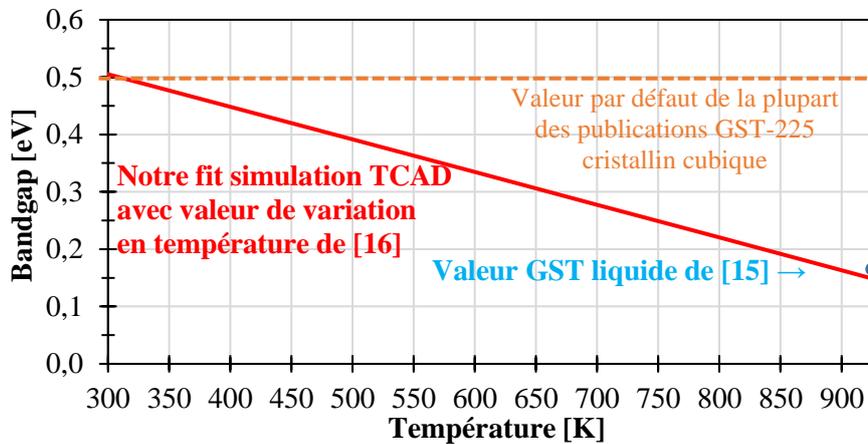


Figure 24 - Variation en température du bandgap du GST-225 cristallin. La valeur à 300 K est reportée par de nombreuses publications [8], [9], et [14]. La valeur à température de fusion (point bleu) est reportée par [15]. Cette valeur est confirmée par la mesure de variation en température du GST-225 amorphe par [16]

Sur la Figure 24 nous voyons que la méthode consistant à combiner la variation en température du bandgap du GST amorphe avec la valeur à température ambiante du GST cristallin est confirmée par la mesure du bandgap du GST liquide.

▪ Densité de porteur [cm⁻³]

Le GST se comportant comme un semi-conducteur dégénéré (fortement dopé) de type P, il présente de manière intrinsèque une grande densité de porteurs libres, en l'occurrence une grande quantité de trous dans la bande de valence.

Dans [18], l'auteur rapporte une densité de trou de $5 \cdot 10^{20}$ cm⁻³ à 300 K et dans [19], l'auteur rapporte une densité de trou de $2,9 \cdot 10^{20}$ cm⁻³ à 300 K.

L'augmentation de la densité de porteur avec la température peut être calculée de manière très classique à l'aide de la formule de Boltzmann :

$$p(T) = \frac{1}{2} \cdot \left(NA + \sqrt{NA^2 + 4 \cdot N_c(T) \cdot N_v(T) \cdot e^{-\frac{E_G(T)}{k_B \cdot T}}} \right) \quad (\text{Équation 4})$$

Avec p densité de trous libres, NA concentration de trou initiale à 300 K (« dopage »), N_c et N_v densité effective d'état dans la bande de conduction et la bande de valence, E_G bandgap, et k_B constante de Boltzmann.

Les valeurs difficiles à calculer sont les densités d'état dans les bandes de valence et de conduction N_v et N_c . Ces termes dépendent également de la température, mais ils dépendent aussi des masses effectives m_n^* et m_p^* des porteurs dans le matériau :

$$N_v(T) = 2,5 \cdot 10^{19} \cdot \left(\frac{m_p^*}{m_0} \right)^{\frac{3}{2}} \cdot \left(\frac{T}{300} \right)^{\frac{3}{2}}$$

$$N_c(T) = 2,5 \cdot 10^{19} \cdot \left(\frac{m_n^*}{m_0} \right)^{\frac{3}{2}} \cdot \left(\frac{T}{300} \right)^{\frac{3}{2}} \quad (\text{Équation 5})$$

Avec m_0 masse au repos de l'électron, égale à $9,109 \cdot 10^{-31}$ kg. La masse effective est une notion permettant de décrire l'évolution des porteurs dans un réseau ayant une influence sur eux, comme des porteurs libres dont la masse effective varie.

Or, ces valeurs de masses effectives sont difficiles à obtenir. En l'absence de valeurs réelles, nous considérerons que les masses effectives des porteurs dans le GST sont égales à leurs masses au repos, et donc que $m_p^* = m_n^* = m_0$. Ce qui rend le terme central des équations 5 égal à 1.

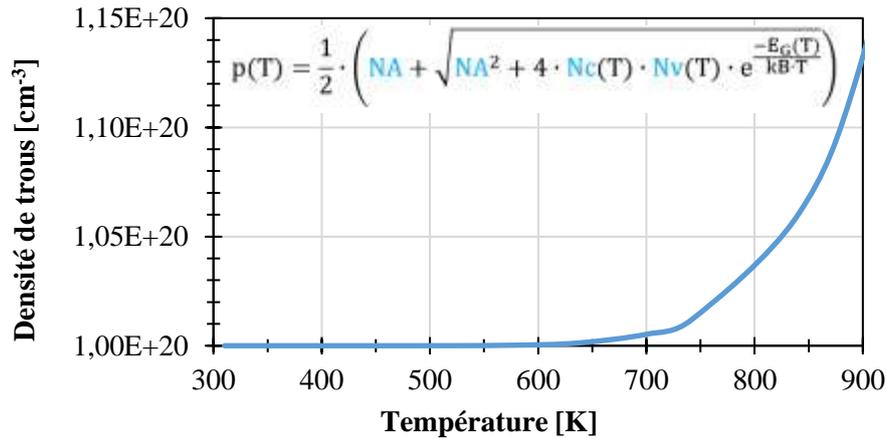


Figure 25 - Calculs de la densité de trou dans le GST-225 cristallin en température. Calculé avec la variation du bandgap présenté précédemment, les masses effectives égales à la masse au repos, et dopage initial $NA = 1 \cdot E20 \text{ cm}^{-3}$

▪ Résistivité ρ [$m\Omega \cdot \text{cm}$]

La résistivité du GST cristallin de faibles dimensions (*thin film*, épaisseur proche de la dizaine de nanomètres) a été mesurée dans [20] à $16 \text{ m}\Omega \cdot \text{cm}$ à 310 K et à $0,53 \text{ m}\Omega \cdot \text{cm}$ à 900 K .

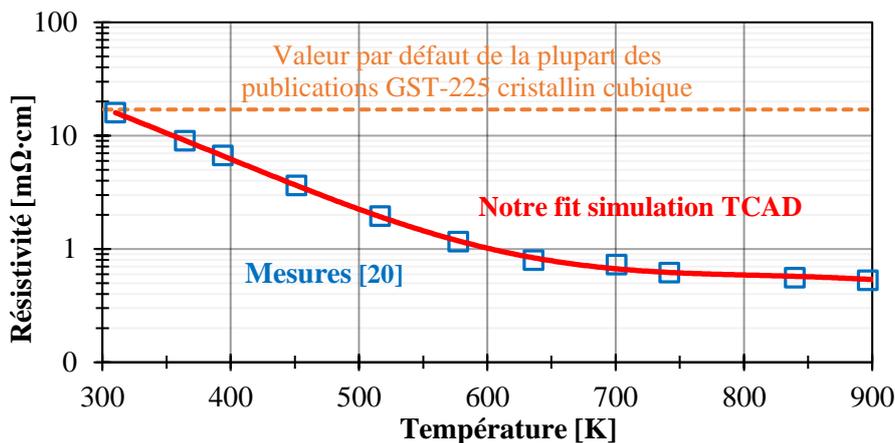


Figure 26 - Mesures de la résistivité électrique en température du GST-225 en couche mince [20]

La Figure 26 présente cette mesure ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD. Il s'agit d'un fit de type polynôme de degré 6 implémenté avec un PMI (*Physical Model Interface*, interface du logiciel TCAD Sentaurus permettant de réaliser nos propres modèles physiques en langage de programmation C++).

▪ Mobilité des porteurs [$\text{cm}^2/(\text{V} \cdot \text{s})$]

Pour définir un nouveau matériau de type semi-conducteur dans notre simulateur, le paramètre d'entrée reflétant son comportement électrique est la mobilité de ses porteurs. Or, il est peu fréquent d'avoir directement des données de mobilité des porteurs, les publications de caractérisation des matériaux à changement de phase donnent le plus souvent la résistivité.

Nous calculons donc la mobilité à partir de la résistivité, du bandgap, et de la concentration de porteurs. L'équation 6 nous donne le lien entre la résistivité et la mobilité des porteurs.

$$\rho(T) = \frac{1}{q \cdot [p(T) \cdot \mu_h(T) + n(T) \cdot \mu_n(T)]} \quad (\text{Équation 6})$$

Avec :

- La résistivité ρ [$\Omega \cdot \text{cm}$]
- Les concentrations d'électron n et de trous p [cm^{-3}]

- La charge élémentaire $q = 1,60217662 \cdot 10^{-19} \text{ C}$
- Les mobilités des porteurs μ_n et μ_p [$\text{cm}^2/(\text{V}\cdot\text{s})$] : vitesse moyenne des porteurs en réponse à un champ électrique
- La température T [K]

Comme nous savons que le GST se comporte comme un semi-conducteur quasiment dégénéré (fortement dopé) de type P, nous savons que son comportement électrique est majoritairement dicté par les trous. Nous négligerons donc la contribution des électrons, l'équation 6 peut donc se réécrire comme suit :

$$\mu(T) = \frac{1}{q \cdot p(T) \cdot \rho(T)} \quad (\text{Équation 7})$$

La Figure 27 est un schéma de la stratégie d'estimation de la mobilité des trous dans le GST

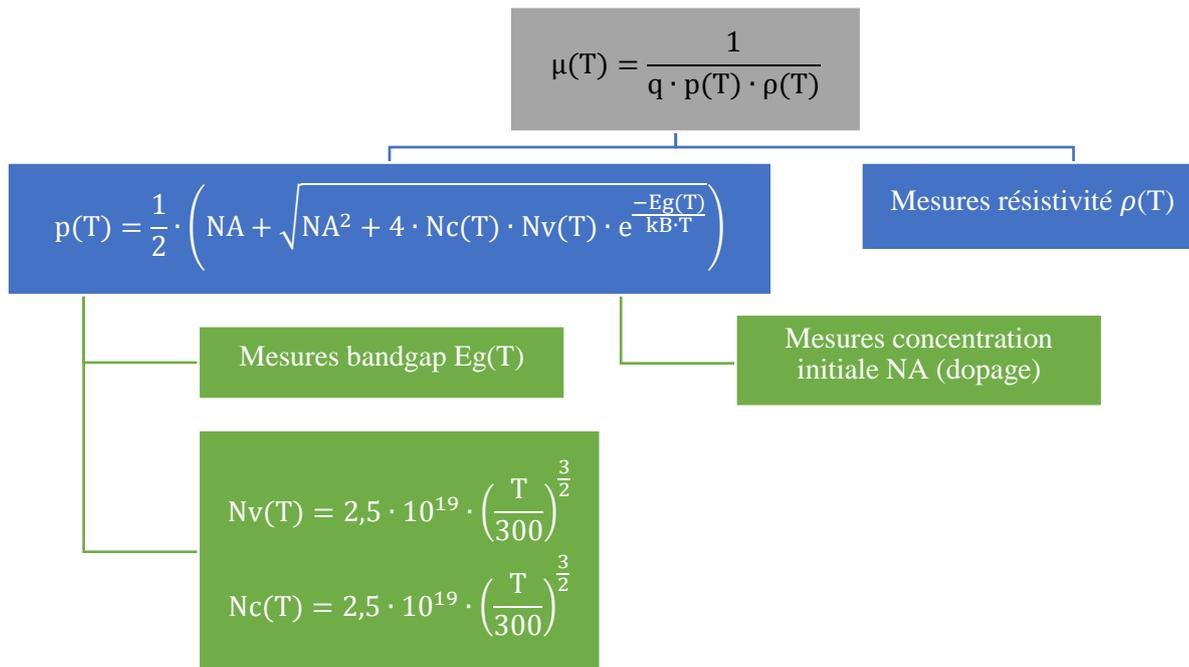


Figure 27 - Schéma de la stratégie d'estimation de la mobilité des trous dans le GST

Cette mobilité est entrée dans le simulateur à l'aide d'un modèle externe, développé en C++ pour reproduire la stratégie d'estimation de la mobilité des trous dans le GST décrite en Figure 27.

2) GGST (Ge-rich GST)

Le matériau « Ge-rich GST » (appelé aussi GGST) est un alliage chalcogène propriétaire, proche du matériau de référence GST-225, mais ayant subi notamment une opération de dopage au germanium Ge.

Ce changement de composition permet d'améliorer les performances thermiques du matériau pour l'application PCM. La température de cristallisation est notamment augmentée (à 350 °C au lieu de 150 °C pour le GST-225), ce qui autorise une température d'utilisation plus élevée sans que l'état des cellules mémoires ne soit perturbé (lors de la soudure de la puce mémoire par exemple, ou pour une utilisation automobile) [21].

Ce matériau, en plus d'avoir une composition secrète aujourd'hui, est assez peu caractérisé. Nous ne n'y intéresserons donc pas plus pour cette étude, mais insistons tout de même sur le fait que ce travail de réglage du simulateur pourra être fait de manière similaire avec ce matériau GGST, la structure mémoire et les autres matériaux restants inchangés.

B. Matériaux métalliques

1) Nitrure de titane TiN

Le nitrure de titane (TiN) est le matériau constituant l'électrode haute (TE pour *Top Electrode*). C'est un matériau céramique ayant un comportement métallique, il est un bon conducteur électrique et thermique.

▪ **Conductivité thermique k [W/(m·K)]**

Dans [22], la conductivité thermique du TiN en couche mince (25 à 100 nm) a été mesurée à 7,65 W/(m·K) à 300 K, et à 10,6 W/(m·K) à 673 K.

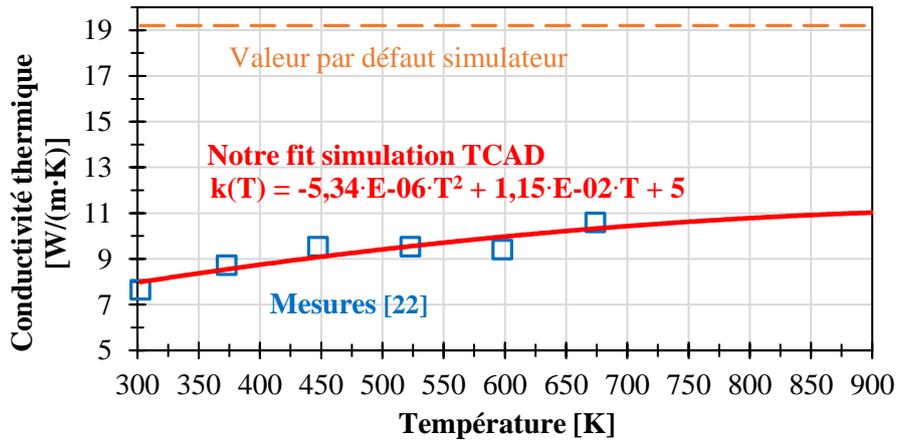


Figure 28 - Mesures de la conductivité thermique en température du TiN en couche mince [22]

La Figure 28 présente cette mesure ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD. Il s’agit d’un fit de type polynôme de degré 2 avec une extrapolation jusqu’à 900 K.

Dans ce cas-là, nous remarquons vraiment l’intérêt de ce travail de caractérisation des matériaux en couche mince, puisque la valeur donnée par défaut dans le simulateur TCAD est près de deux fois trop élevée.

▪ **Capacité thermique Cv [J/(cm³·K)]**

Dans [23], l’auteur mesure la variation en température du TiN à 3,23 J/(cm³·K) à 300 K et à 4,46 J/(cm³·K) à 900 K.

Dans la publication l’auteur donne la capacité thermique molaire [J/(mol·K)] et comme nous connaissons la masse molaire du matériau, nous avons pu convertir ces mesures molaires en volumique.

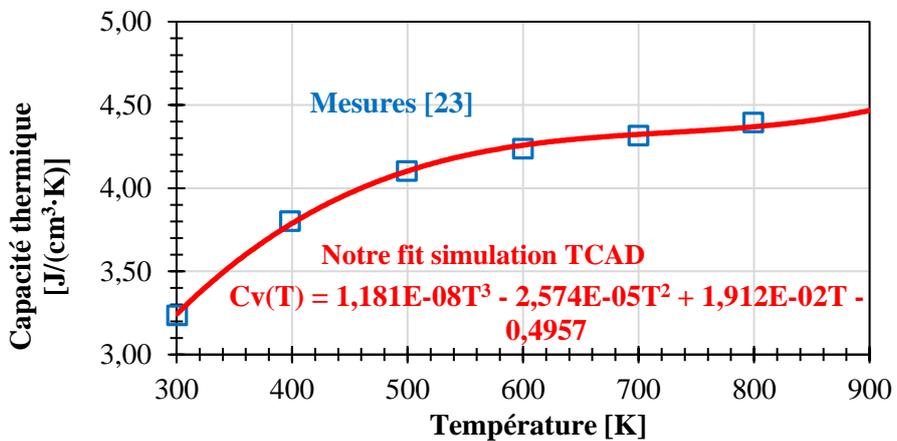


Figure 29 - Mesures de la capacité thermique massique en température du TiN [23]

La Figure 29 présente cette mesure ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD. Il s’agit d’un fit de type polynôme de degré 3.

▪ **Résistivité ρ [Ω·cm]**

Nous n’avons pas de données concernant la résistivité du TiN en couche mince, mais comme ce matériau est un métal, nous pouvons déduire ces données des mesures de conductivité thermique grâce à la loi de Wiedemann-Franz qui relie ces deux termes comme suit :

$$\rho(T) = \frac{L \cdot T}{k(T)} \tag{Équation 8}$$

Avec L constante de Lorenz $L = 2,44 \cdot 10^{-8}$ (W·Ω)/K.

En utilisant la loi de Wiedemann-Franz sur les données de la mesure de conductivité thermique de [22], nous calculons une résistivité électrique de $9,64 \cdot 10^{-5} \Omega \cdot \text{cm}$ à 300 K, et de $1,55 \cdot 10^{-4} \Omega \cdot \text{cm}$ à 673 K.

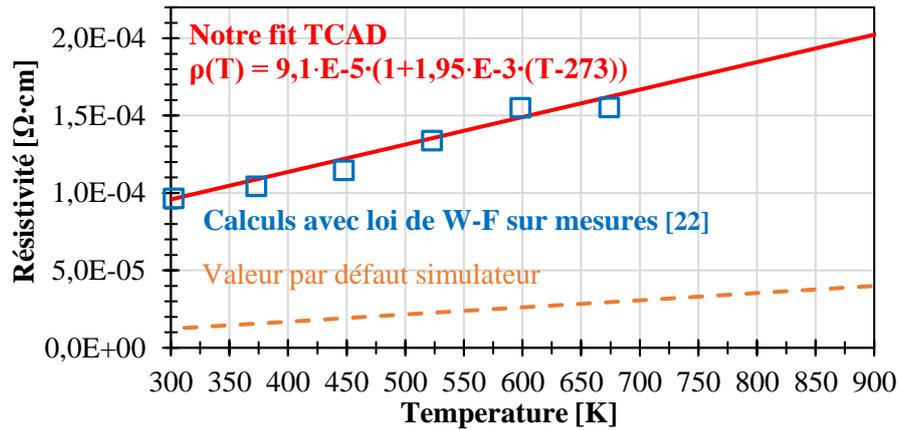


Figure 30 - Calcul de la résistivité en température du TiN en couche mince grâce à la loi de Wiedemann-Franz appliquée aux mesures de conductivité thermique de [22]

La Figure 30 présente le résultat du calcul par la loi de Wiedemann-Franz ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD.

Il s'agit d'un fit de type linéaire de la forme $\rho(T) = \rho_0 \cdot (1 + \alpha \cdot (T - 273))$

2) Tungstène W

Le tungstène est un métal très dur et lourd, il est utilisé en microélectronique pour réaliser des contacts et des via fins, mais grands (grand facteur de forme).

Il s'agit du matériau constituant l'électrode basse, et bien que celui-ci ne joue pas un rôle dans la génération de chaleur, il agit sur la dissipation de celle-ci vers le bas de la structure dans le substrat.

▪ Conductivité thermique k [W/(m·K)]

Nous n'avons pas de données concernant la conductivité thermique du W en couche mince, mais comme ce matériau est un métal, nous pouvons déduire ces données de mesures de conductivité thermique grâce à la loi de Wiedemann-Franz.

En utilisant les données de mesure de résistivité de [24] sur une couche de tungstène de 26,7 nm déposé par pulvérisation cathodique, nous calculons grâce à la loi de Wiedemann-Franz une conductivité thermique de 18,6 W/(m·K) à 263 K, et de 23,45 W/(m·K) à 384 K.

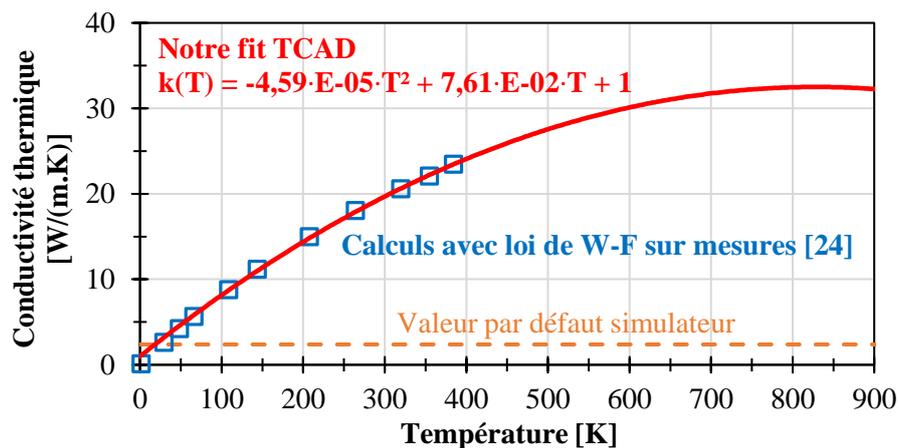


Figure 31 - Calcul de la conductivité thermique en température du W en couche mince grâce à la loi de Wiedemann-Franz appliquée aux mesures de résistivité de [24]

La Figure 31 présente le résultat du calcul par la loi de Wiedemann-Franz ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD. Il s'agit d'un fit de type polynôme d'ordre deux avec extrapolation jusqu'à 900 K.

- **Capacité thermique C_v [J/(cm³·K)]**

La capacité thermique n'étant par un paramètre ayant une valeur différente lorsque le matériau se trouve en couche mince, nous pouvons nous servir parmi les nombreuses données disponibles pour le tungstène.

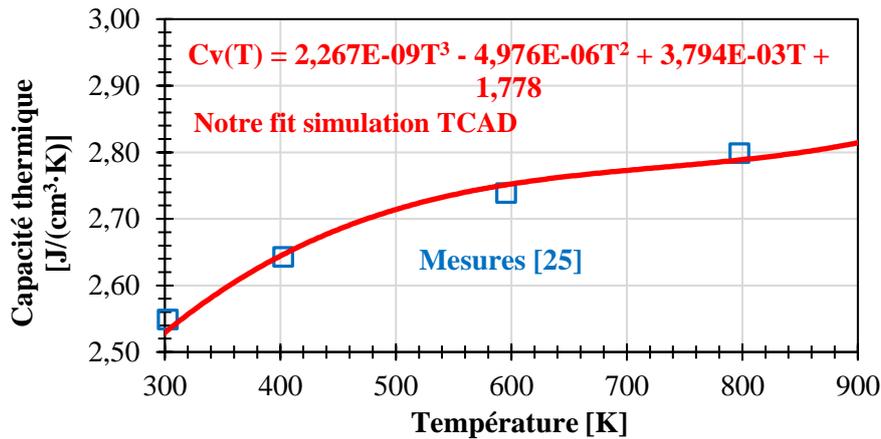


Figure 32 - Mesure de la variation en température de la capacité thermique volumique du tungstène [25]

La Figure 32 présente cette mesure ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD. Il s'agit d'un fit de type polynôme de degré 3.

- **Résistivité ρ [Ω ·cm]**

Dans [24], la résistivité du W en couche mince 26,7 nm déposé par pulvérisation cathodique a été mesurée à 3,57·E-5 Ω ·cm à 264 K, et de 4·E-5 Ω ·cm à 384 K.

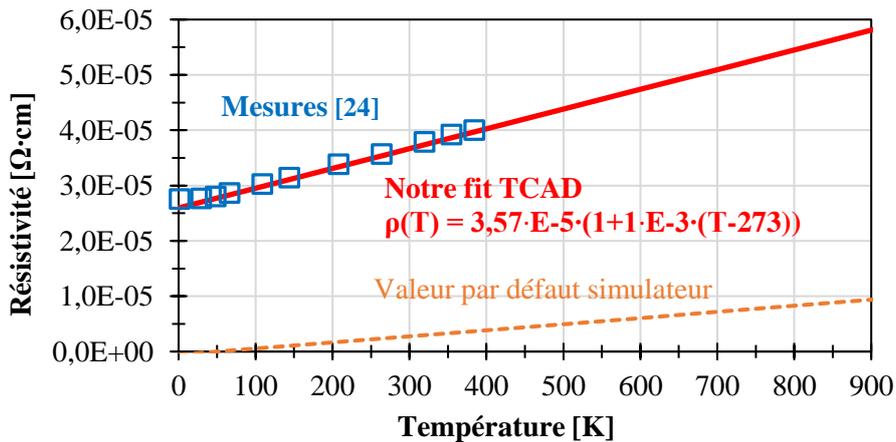


Figure 33 - Mesures de la résistivité en température du W en couche mince [24]

La Figure 33 présente cette mesure ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD. Il s'agit d'un fit de type linéaire de la forme $\rho(T) = \rho_0 \cdot (1 + \alpha \cdot (T - 273))$

C. Matériaux isolants

1) Nitrure de silicium SiN

Le nitrure de silicium SiN est le matériau enveloppant toute la structure PCM et servant de couche de confinement thermique. Il est utilisé à la place traditionnel dioxyde de silicium SiO₂ car c'est une meilleure barrière de diffusion et qu'il adhère mieux au GST

- **Conductivité thermique k [W/(m·K)]**

Nos confrères du CEA Leti ont réalisé une mesure en température de la conductivité thermique du matériau SiN en couche mince de 100 et 200 nm utilisé dans les structures de STMicroelectronics et ont publié les résultats dans [21]. À 300 K la valeur mesurée est de 1,05 W/(m·K) et à 450 K elle est de 1,42 W/(m·K).

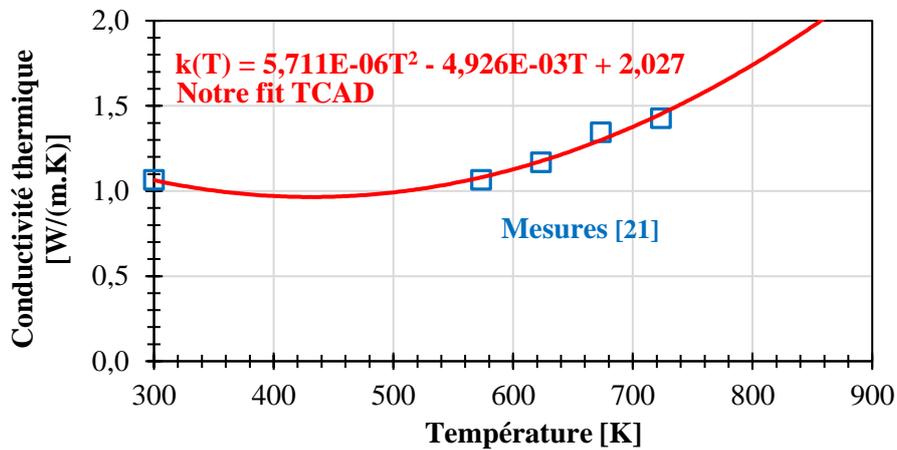


Figure 34 - Mesures de la variation en température thermique du SiN en couche mince [21]

Bien que la mesure est été réalisée sur exactement le bon matériau, elle n'est que de 5 points, il est donc difficile de savoir réellement comment se comporte le matériau dans les gammes de température en dehors de cette mesure.

Nous avons utilisé d'autres publications [26] donnant des caractérisations de ce matériau pour nous conforter dans le choix d'un fit en polynôme de degré 2 pour entrer cette mesure dans le simulateur TCAD.

▪ **Capacité thermique Cv [J/(cm³·K)]**

Dans [27], l'auteur donne la capacité thermique du SiN à 3,15 J/(cm³·K) à 300 K et 3,76 J/(cm³·K) à 900 K.

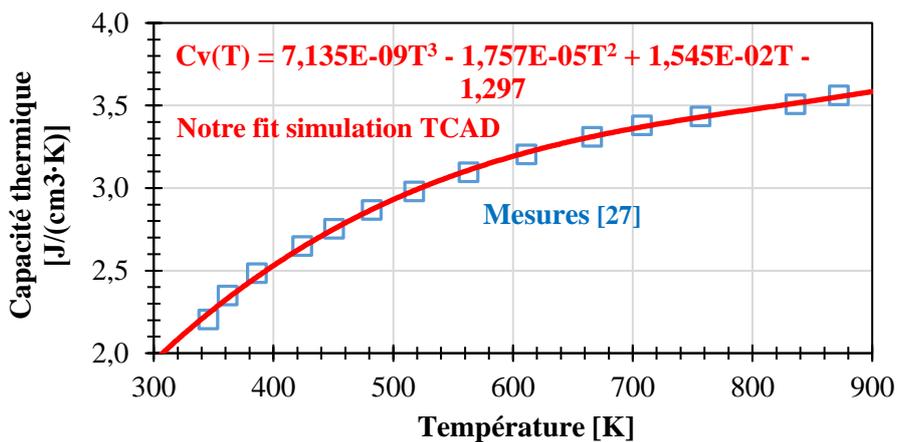


Figure 35 - Mesure de la variation en température de la capacité thermique volumique du SiN [27]

La Figure 35 présente cette mesure ainsi que le fit que nous avons réalisé pour entrer ces valeurs dans le simulateur TCAD. Il s'agit d'un fit de type polynôme de degré 3.

D. Paramètres des interfaces

À l'échelle macroscopique pour un matériau massif, les effets d'interfaces sont négligeables comparés aux caractéristiques du matériau en lui-même, mais à une échelle nanométrique, les effets d'interfaces prennent une grande importance et prennent même parfois le dessus sur les caractéristiques des matériaux mis en jeu.

L'effet d'interface le plus important pour notre étude thermoélectrique de cellules PCM est la résistance thermique d'interface (TBR pour *Thermal Boundary Resistance*) en (m²·K)/W

Elle se manifeste par l'apparition d'une différence de température ΔT [K] de part et d'autre d'une interface entre deux matériaux traversée par une densité de flux de chaleur φ [W/m²] :

$$\Delta T = TBR \cdot \varphi \tag{Équation 9}$$

Cette TBR modélise une résistance thermique supplémentaire, apparaissant aux interfaces entre deux matériaux, elle est donc à considérer pour un couple de matériau donné.

La TBR apparaît même pour des interfaces « parfaites », c'est-à-dire avec des matériaux en contacts parfaits entre eux, avec une bonne adhésion, et sans granularité ni rugosités. Son origine réside dans la diffusion (*scattering*) des

électrons et des phonons aux interfaces, du a un mauvais ou faible alignement des modes de ces particules entre les matériaux de part et d'autre de l'interface.

Mesurer une TBR est une expérience assez complexe, elle doit être réalisée pour chaque couple de matériaux voulus, nous utiliserons donc parfois des valeurs typiques estimées grâce à la nature des deux matériaux en question.

La Figure 36 rassemble les valeurs de TBR utilisées pour tous les couples de matériaux de la structure PCM étudiée, ainsi que les publications d'où proviennent ces valeurs.

Couple de matériaux	TBR @ 300 K [(m ² ·K)/W]	Source	Commentaires
GST - TiN	2·E-8	[28]	Valeur typique
GST - SiN	2·E-8	[28]	Valeur typique
TiN - SiN	1·E-10	[29]	Valeur TiN – SiO ₂ , expérimentale
SiN - SiO₂	1,5·E-9	[30]	Si ₃ N ₄ , expérimentale
W – SiN	2·E-8	[29]	Valeur typique métal - isolant
W – SiO₂	2·E-8	[29]	Valeur typique métal - isolant

Figure 36 - Tableau des valeurs de résistances thermiques d'interfaces (TBR) de tous les couples de matériaux de la structure PCM étudiée

Pour voir l'importance de ces TBR, considérons l'exemple suivant : deux couches fines de GST et de TiN sont en contact. La valeur de TBR que nous utilisons pour ce couple est 2·E-8 (m²·K)/W. Cette valeur de TBR équivaut à la même résistance thermique que 260 nm de TiN (2·E-8 / 7,65 = 260·E-9, valeur pour le TiN à 300 K).

Sachant que les épaisseurs de matériau mises en jeu dans la structure PCM sont bien plus faibles, cela signifie que les TBR ont un rôle plus important en termes de résistance thermique que les épaisseurs de matériau elles-mêmes.

Nous pouvons lancer une simulation comparant les profils de température au sein de la structure PCM avec et sans les TBR.

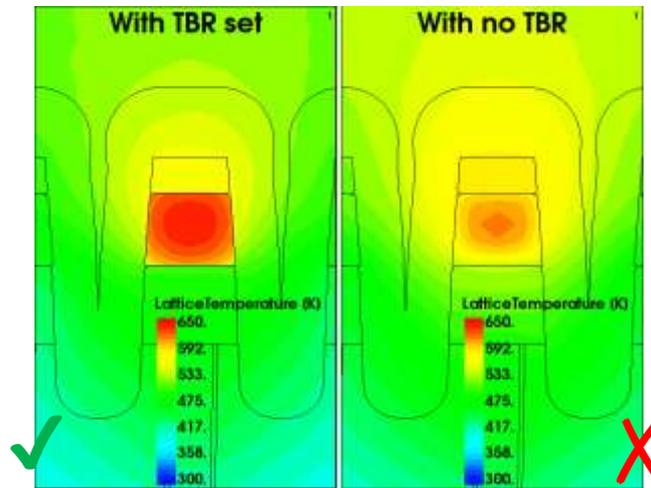


Figure 37 - Profils de température au sein de la structure PCM (vue selon une coupe L) avec (gauche) et sans (droite) les résistances thermiques d'interfaces (TBR) réglées

Le résultat de cette simulation est affiché sur la Figure 37, nous voyons que sans les TBR (à droite), les lignes de températures (isothermes) sont continues aux interfaces entre les matériaux, tandis qu'avec les TBR (à gauche) elles sont discontinues.

IV. Simulation électrothermique

Après avoir paramétré au mieux tous les matériaux de la structure PCM, nous pouvons enfin réaliser une simulation de fonctionnement que nous pourrions espérer être relativement fidèle à la réalité.

La Figure 38 présente le résultat d'une simulation stationnaire suite au réglage des paramètres matériaux. Le matériau à changement de phase utilisé ici est du GST-225 (et non du GGST). La rampe d'entrée est réglée pour monter jusqu'à 1 V.

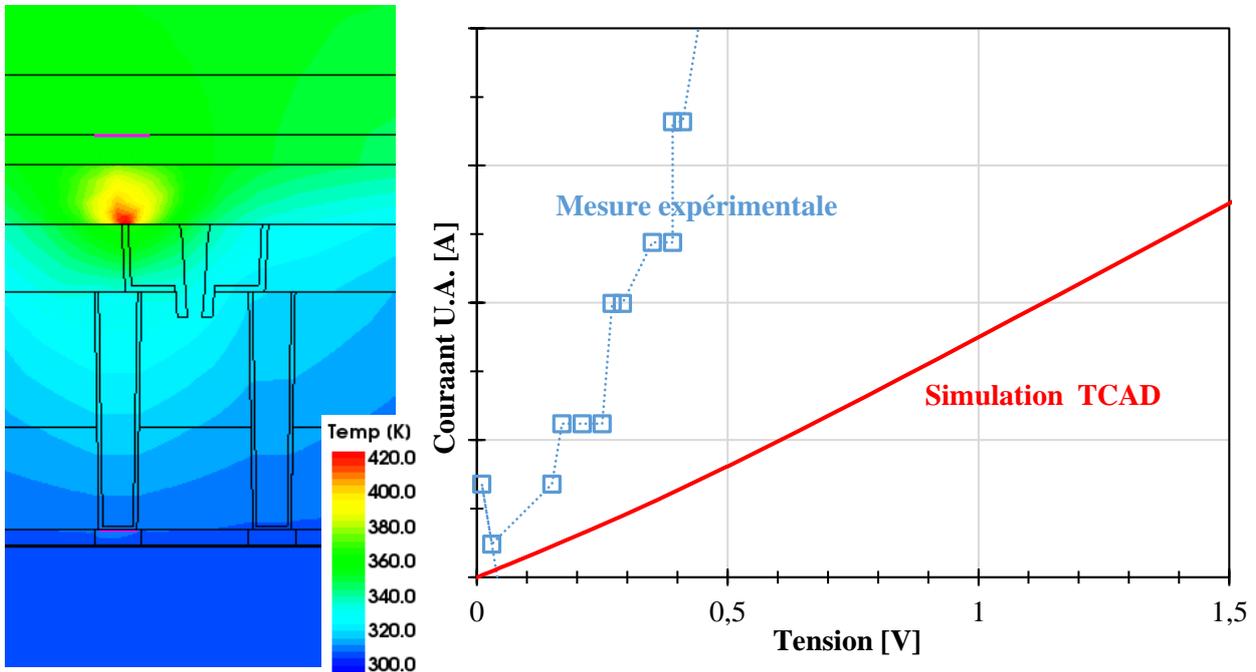


Figure 38 - Résultat de simulation stationnaire avec les paramètres matériaux réglés

Le profil en température présente un point chaud dans le GST à l'interface avec le heater. Cette zone où la température est la plus élevée a une **forme qui s'apparente à un dôme**, forme que nous avons pu observer dans les photos TEM de structures réelles rencontrées dans la littérature.

Nous pouvons voir que le substrat s'élève assez peu en température, c'est dû à sa très grande épaisseur comparée à celle de la structure (plusieurs centaines de micromètres comparés aux centaines de nanomètres), et qui agit comme un dissipateur thermique. Nous avons émulé cela avec une **condition aux limites de Dirichlet fixée à 300 K sur le bas du domaine** (sous le substrat en silicium).

Nous voyons également l'impact des résistances thermiques d'interfaces (TBR), les isothermes sur le profil de température étant discontinues aux interfaces. La Figure 39 est une vue rapprochée de l'interface entre le heater et le GST, où les isothermes ont été tracées. Les discontinuités sont bien visibles.

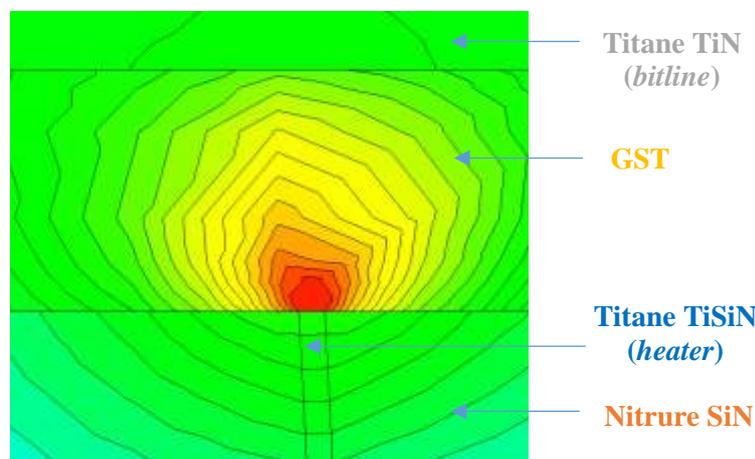


Figure 39 - Manifestation des résistances thermiques d'interfaces (TBR), autour de l'interface heater-GST. Profil de température en couleur, avec isothermes tracées en noir.

Sur la courbe de courant-tension à droite de la Figure 38, nous avons aussi tracé une courbe de mesure expérimentale, obtenue en faisant une mesure sur une structure réelle ayant une zone active fabriquée en GST-225. Nous pouvons voir que, bien que la courbe obtenue par notre simulation ait la bonne forme quasi-ohmique avec une légère hausse du courant avec la tension, elle ne correspond pas à la courbe de mesure expérimentale.

Dans la partie qui suit, nous allons explorer une piste pouvant expliquer cette différence : l'orientation dans l'espace de la simulation, ainsi que le nombre de dimensions de l'espace calculé lors de la simulation.

V. Simulation 2D vs 3D

Dans la partie précédente, nous avons présenté une simulation effectuée sur une structure en 2D, dans une coupe orientée le long de la *bitline* (ligne de bit, ligne de GST), nommée W. La structure PCM étant une structure géométrique dans les trois dimensions de l'espace, la question de la véracité d'une simple simulation 2D se pose. Pour **la plupart des dispositifs en microélectroniques, la TCAD se fait en 2D**, car les structures sont assez symétriques et ajouter une troisième dimension n'apporterait rien aux résultats et augmenterait juste fortement les temps de calcul nécessaires.

Nous allons maintenant simuler le fonctionnement de la PCM avec des simulations 2D, selon les deux orientations possibles, à savoir le long de la bitline (W) et perpendiculairement à celle-ci (L), comme illustré dans la Figure 40.

Lors d'une simulation 2D, l'extension dans la direction perpendiculaire au plan de simulation (la troisième dimension) est prise en compte à travers un facteur multiplicatif ajustable (*AreaFactor* dans le simulateur TCAD Sentaurus) des courants et des charges. Cela suppose implicitement une symétrie de translation dans telle direction pour la structure simulée.

La région à considérer lors du réglage de cet *AreaFactor* est le heater. En effet, il est très fin dans une dimension, et environ dix fois plus épais dans l'autre (voir Figure 40). Nous réglons donc un *AreaFactor* de 1 pour la coupe selon L et de 10 pour la coupe selon W. Ces valeurs nous permettent d'émuler les volumes de la structure réelle 3D.

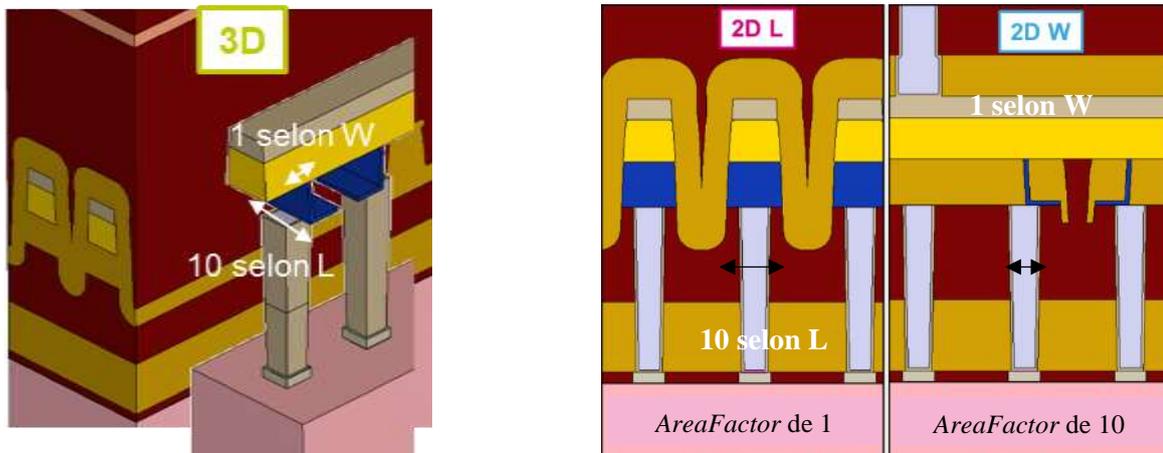


Figure 40 - Illustration des différences de géométrie selon les coupes, ainsi que le choix des valeurs de « AreaFactor »

Les résultats de cette même simulation effectuée selon les deux coupes possibles montrent des différences au niveau du profil de température, mais surtout au niveau de la réponse courant-tension.

Sur la Figure 41 nous voyons à gauche les profils de température. S'ils sont assez proches dans les deux coupes, la température est plus haute dans la zone active dans la coupe selon W. Nous voyons également que la position du point chaud au sein du GST est différente. Sur la coupe W il se trouve à l'interface avec le heater alors que sur la coupe L il se trouve en plein centre du GST.

À droite de la Figure 41 nous voyons la grande différence de réponse courant-tension des deux simulations. Le courant est plus élevé pour la coupe selon W. C'était prévisible puisque lors d'une simulation selon L, il est difficile de régler le bon *AreaFactor* pour correctement reproduire à la fois la faible épaisseur du heater et à la fois celle des très longues couches de TiN et GST.

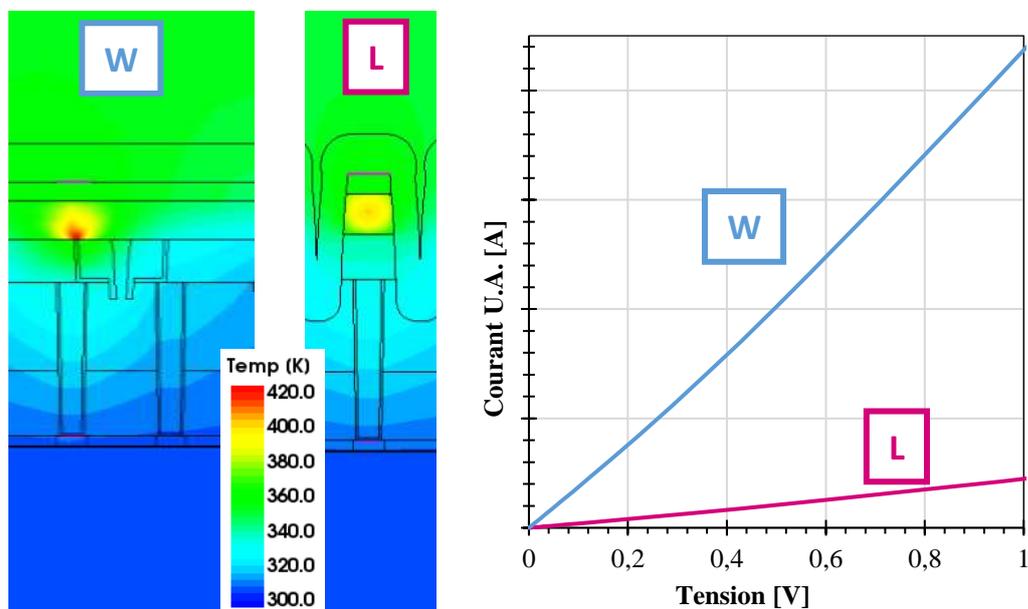


Figure 41 - Résultats de la simulation électrothermique selon les deux coupes possibles (W et L)

Ces résultats confirment la difficulté d’avoir des résultats fidèles en effectuant une simulation TCAD 2D sur une structure naturellement 3D et hautement anisotrope.

Nous allons donc faire une simulation 3D et comparer les résultats avec ceux des deux coupes 2D, en particulier la coupe selon W qui est la plus représentative de la structure 3D. Cela nous permettra de confirmer ou infirmer que la simulation 2D ne suffit pas avec cette mémoire.

Pour réaliser une simulation 3D il est nécessaire de régénérer la structure, il faut donc refaire la simulation de process de fabrication. De légères adaptations sont aussi nécessaires, pour régler des problèmes de géométrie qui n’apparaissent pas en 2D mais qui sont présents en 3D.

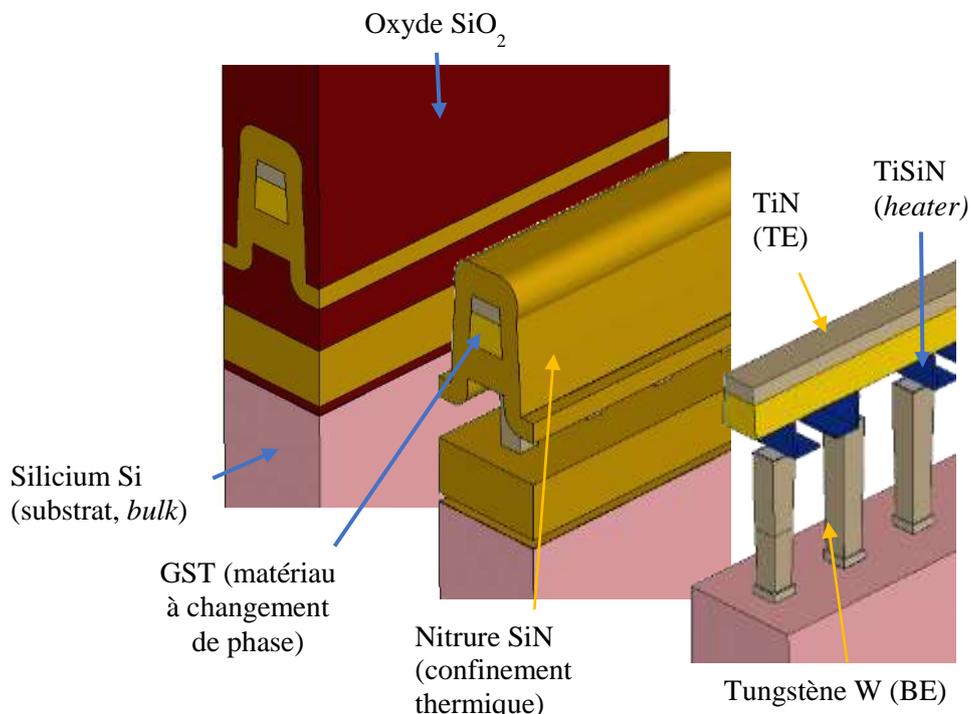


Figure 42 - Structure PCM 3D, trois vues différentes avec l'oxyde masqué sur la deuxième, et l'oxyde et le nitrure masqués sur la troisième

La structure 3D sur laquelle seront faites les simulations est présentée sur la Figure 42. Nous réalisons avec elle une simulation stationnaire avec les conditions habituelles (initial 300 K et 0 V sur les contacts, Dirichlet à 300 K sous le substrat et rampe d’entrée jusqu’à 2 V).

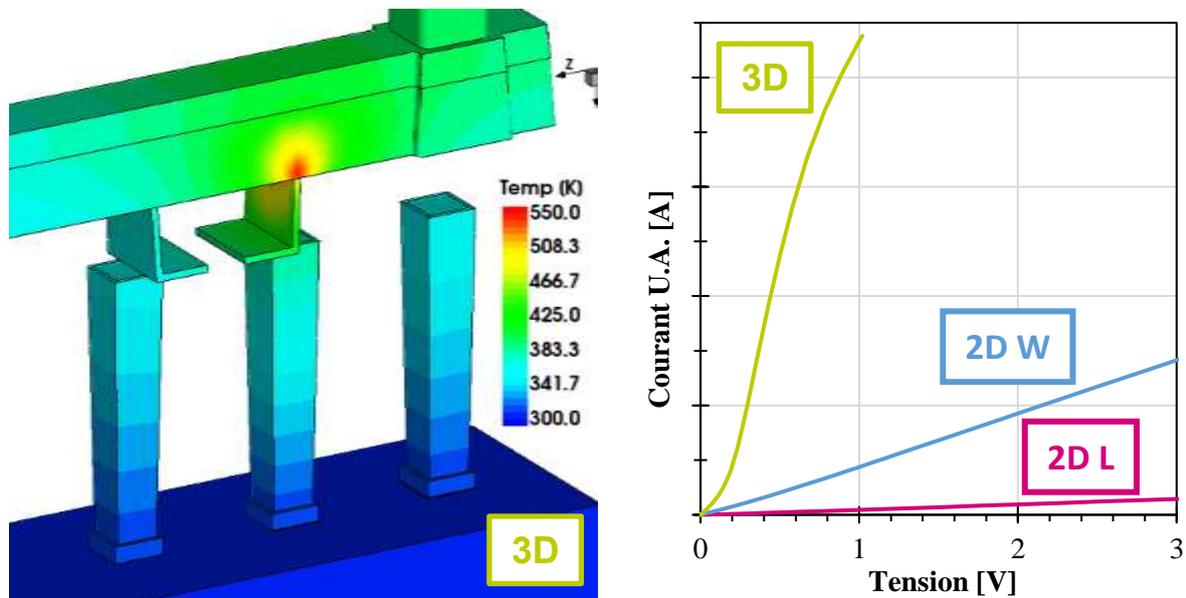


Figure 43 - Résultats simulation. Profil de température de simulation 3D à gauche. Réponses courant-tension des mêmes simulations selon une coupe 2D W, 2D L et une coupe 3D.

Les résultats des courbes courant-tension de la Figure 43 montrent la grande différence de comportement électrique selon le type de simulation effectuée. Bien que nous supposions la simulation 2D selon W plus proche de la réalité que la coupe selon L, nous remarquons qu'elle est quand même loin du comportement 3D réel.

Cela nous confirme la **nécessité d'effectuer des simulations 3D** pour correctement reproduire le comportement électrothermique de ces mémoires, qui de par leur géométrie sont de nature 3D.

VI. Simulation transitoire – dépendance temporelle

Dans les parties précédentes, nous faisons des simulations stationnaires, c'est-à-dire une suite de calculs stationnaires dont les conditions aux limites sont les solutions du calcul du point précédent. Le simulateur ne calculait donc rien concernant la dimension temporelle.

La dimension temporelle a pourtant une importance en thermodynamique, en page 13, nous avons présenté l'équation de la chaleur résolue par le simulateur TCAD lors de la simulation de fonctionnement du dispositif (rappel de la forme courte ci-dessous). Cette équation contient le terme « t », le temps. Il est notamment lié à la capacité thermique C_v qui paramètre l'inertie thermique du matériau, le temps nécessaire pour atteindre un nouveau point d'équilibre suite à un stimulus. Avec une simulation stationnaire, il nous manque donc une information sur la « vitesse » des échanges thermique.

$$C_v(T) \cdot \frac{\partial T}{\partial t} = \vec{\nabla} \cdot [K(T) \cdot \vec{\nabla} T] + H \quad (\text{Equation 10})$$

L'autre avantage d'une simulation transitoire est le fait que l'on puisse paramétrer le stimulus dans le temps. Nous pouvons donc reproduire les impulsions en tension envoyées réellement lors de l'utilisation de la mémoire, présentés dans la Figure 6 de la page 6.

Nous paramétrons donc notre simulation transitoire pour envoyer à la cellule PCM un signal typique de la transition SET→RESET d'amplitude 1 V et de durée 100 ns.

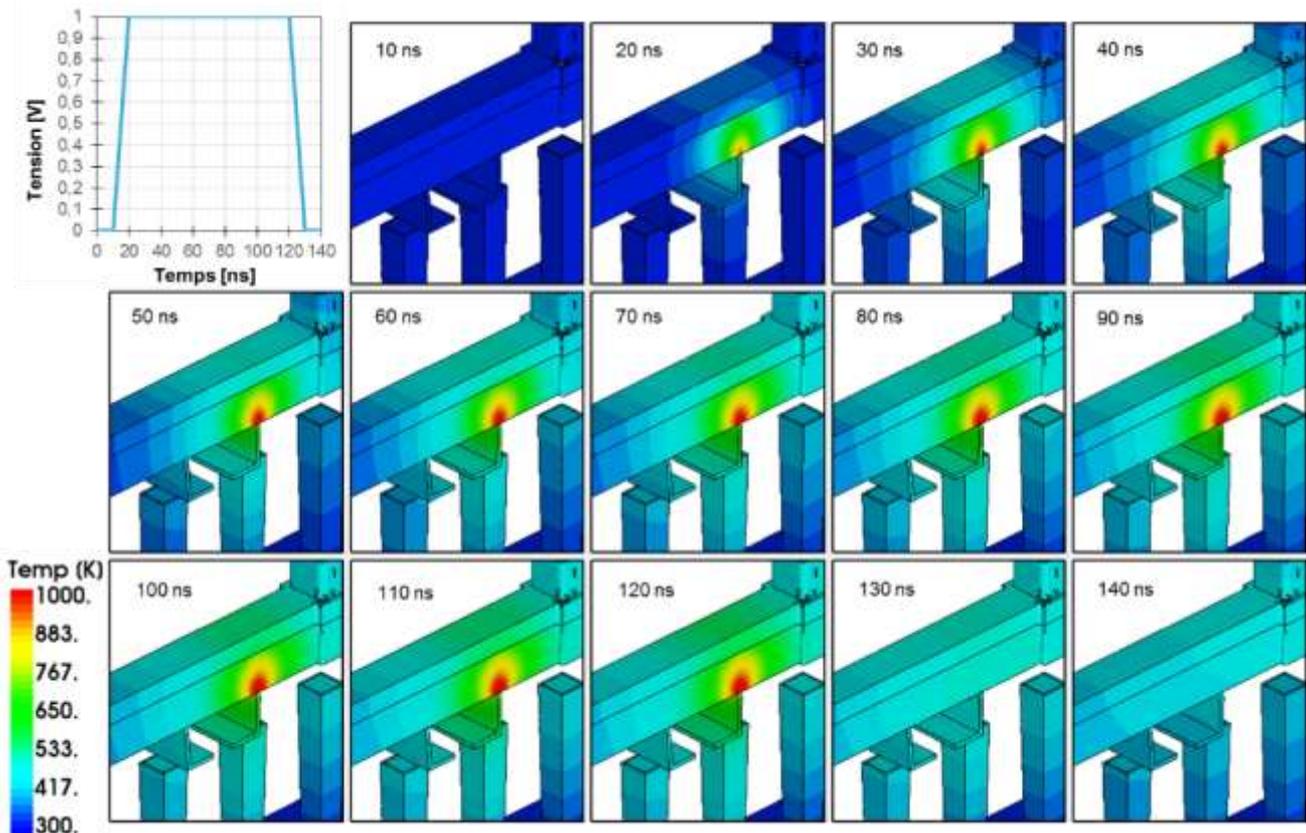


Figure 44 - Captures des profils de température au cours d'une simulation transitoire 3D

La Figure 44 montre l'évolution de la température au sein de la structure 3D au cours d'une simulation transitoire. Nous pouvons maintenant avoir une information sur le temps que mettent les cellules à redescendre à température ambiante après avoir subi une élévation en température.

VII. Études qualitatives

Dans l'état de développement actuel, nous simulateur nous permet de mener des études qualitatives sur le comportement dynamique de la mémoire et d'entrevoir ainsi des pistes d'amélioration.

A. Chemins préférentiels pour la chaleur

Une étude intéressante concerne les l'étude des chemins préférentiels pour la chaleur : par où passe la chaleur ? Cette question se pose lorsque l'on souhaite optimiser la consommation électrique de la mémoire, qui passe par une optimisation du confinement thermique. Il faut confiner la chaleur afin que l'élévation en température soit plus importante, et donc qu'un courant plus faible soit nécessaire pour atteindre la même température de fusion du matériau à changement de phase. Trouver des pistes pour limiter les pertes de chaleur est donc utile.

Dans [31], l'auteur estime qu'au cours d'une transition SET → RESET (la même que nous étudions) dans une structure PCM de type « Lance » (voir page 7), environs 60 à 72 % de la chaleur (énergie) est transporté dans le contact électrique bas (BE). 21 à 25 % serait transporté dans l'oxyde entourant le heater, et 3 à 17 % serait transporté dans la partie de GST se trouvant en dehors du dôme de la zone active (Figure 45).

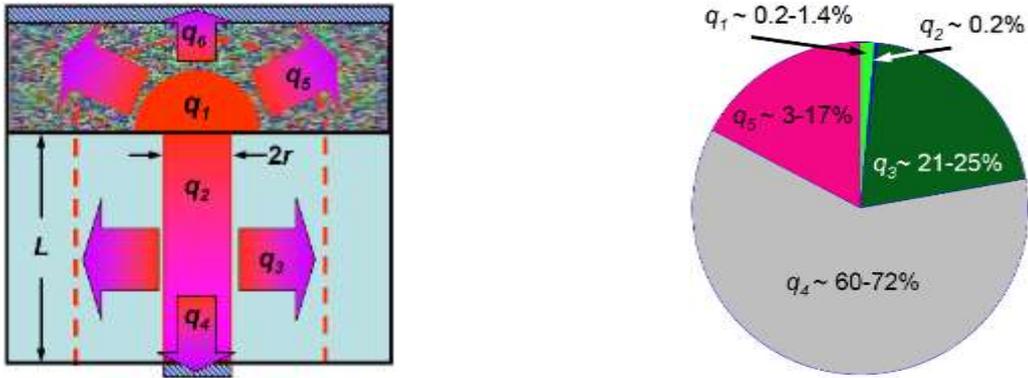


Figure 45 - Extrait de [31] - Schéma de l'énergie consommée durant la transition SET→RESET dans les différentes régions de la PCM Lance, et leurs pourcentages

Nous souhaitons obtenir une estimation similaire pour notre structure « Wall » (voir page 7) en 3D. Comme c'est une estimation assez complexe à réaliser, nous nous contenterons d'une étude qualitative.

L'étude va consister à calculer la densité de flux thermique $\vec{\varphi} = -k \cdot \vec{\nabla}T$ (en W/cm²). C'est donc un vecteur qui, en chaque point de l'espace, pointe dans la direction la plus froide, pondéré par la conductivité thermique des milieux.

Comme pour la température, nous découpons la plage de densité de flux thermique en différentes couleurs correspondants à leurs normes. La Figure 46 illustre cette étude.

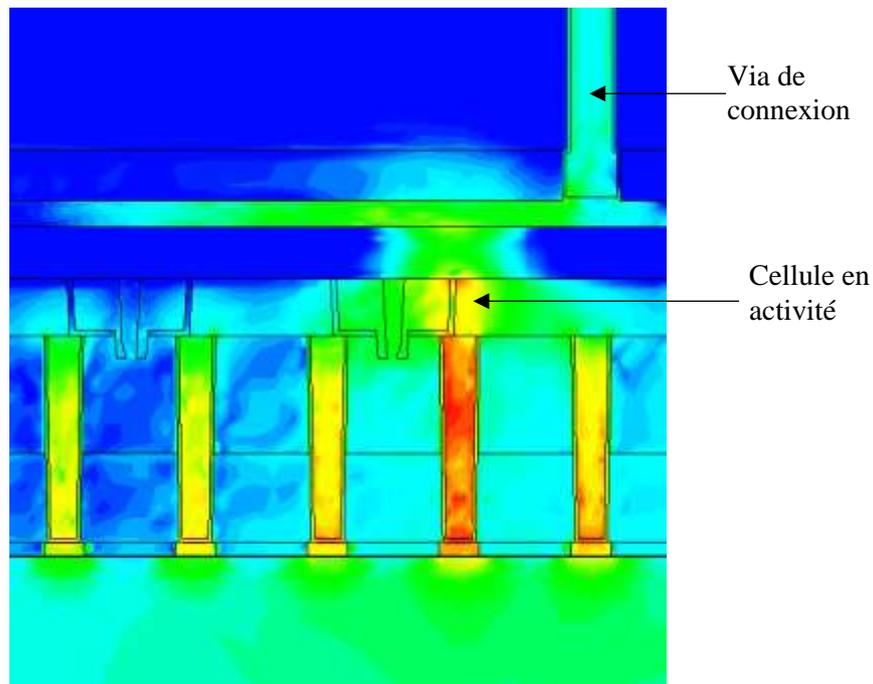


Figure 46 - Profil de la densité de flux thermique au sein de la structure. Vue large incluant 4 cellules et un via de connexion en haut à droite.

Pour cette étude nous regardons une zone plus large, comprenant 4 cellules et un via¹² de connexion en haut à droite.

Logiquement, les régions métalliques qui sont des bons conducteurs thermiques (voir Figure 47) contiennent des densités de flux thermiques élevés.

Nous voyons aussi que la densité de flux thermique est la plus importante vers le bas de la cellule. Cela correspond au résultat de [31] où 60 à 72 % de l'énergie partait vers l'électrode basse.

Nous remarquons également que les cellules voisines à la cellule en activité jouent un rôle dans la dissipation thermique, notamment au niveau des piliers de tungstène BE en bas.

¹² **Via** : pilier de métal reliant différents niveaux d'interconnexion entre eux.

Évidemment, le substrat agit comme un large dissipateur thermique grâce à la condition aux limites de Dirichlet placée en bas, ce qui explique le flux de chaleur non négligeable en son sein.

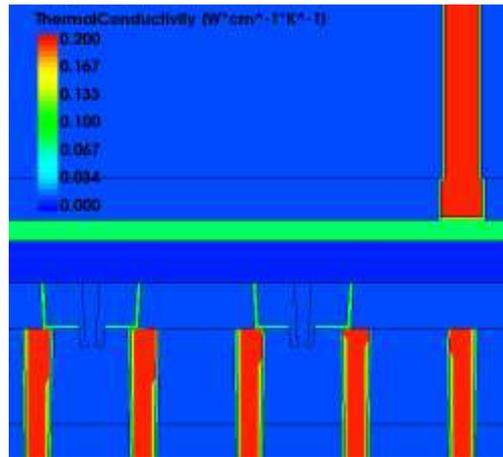


Figure 47 - Profil de la conductivité thermique au sein de la structure à 300 K

Nous allons confirmer cette étude en affichant non plus la norme en couleur, mais en traçant directement les vecteurs dans notre structure.

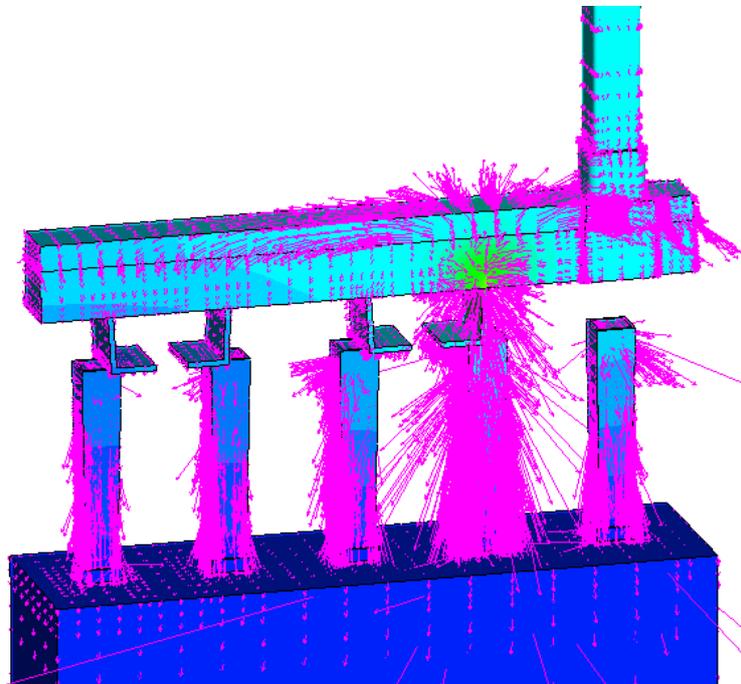


Figure 48 - Champ des vecteurs densité de flux de chaleur en chaque point du maillage de la structure PCM en 3D. La couleur correspond au profil de température en réponse à un stimulus électrique.

La Figure 48 conforte notre première observation : la chaleur s'échappe en premier vers le bas, à travers les piliers BE. Si nous souhaitions optimiser cette mémoire, ce donc faire ce genre de chemin préférentiel que nous tenterions de minimiser.

B. Interférences thermiques – thermal crosstalk

Une des missions importantes de ce stage est le réglage du simulateur TCAD pour qu'il reflète le comportement thermoélectrique réel de la mémoire PCM. L'objectif est d'anticiper et d'identifier les problèmes thermiques qui pourraient subvenir, l'interférence thermique (*thermal crosstalk*) en fait partie.

Le crosstalk thermique nous rappelle le couplage capacitif des grilles flottantes adjacentes dans les mémoires flash. Il se produit lorsqu'écrire une cellule PCM va cristalliser des cellules voisines se trouvant à l'état amorphe. Cela peut se faire après une seule écriture, si la température s'élève bien trop, ou cela peut se faire à plus long terme, si une cellule est écrite souvent, mais pas sa voisine qui elle est à l'état amorphe, cette dernière pourrait cristalliser au fil du temps, et possiblement arriver à un état intermédiaire, mi-cristallin mi-amorphe, indiscernable, détruisant donc l'information.

STMicroelectronics vise à utiliser les mémoires PCM dans des domaines exigeants en fiabilité et surtout en fiabilité dans le temps, comme l'automobile ou le médical. Ce genre de problème n'est donc pas acceptable.

Le crosstalk peut se produire dans les deux directions de l'espace, le long d'une bitline, ou entre deux bitlines adjacentes. Nous devons donc l'évaluer selon W et selon L.

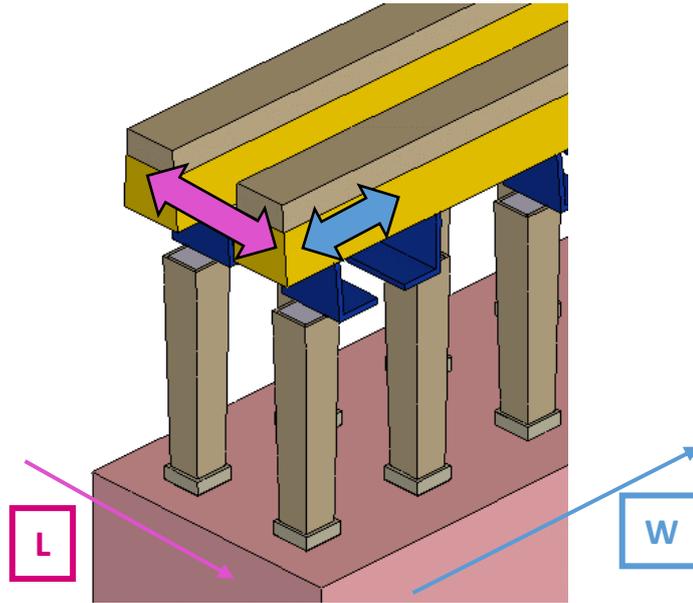


Figure 49 - Illustration des deux orientations possibles du crosstalk, le long d'une bitline, ou entre deux bitlines voisines

Sur la Figure 50, la température selon l'axe W à la hauteur du point chaud dans le GST est évaluée.

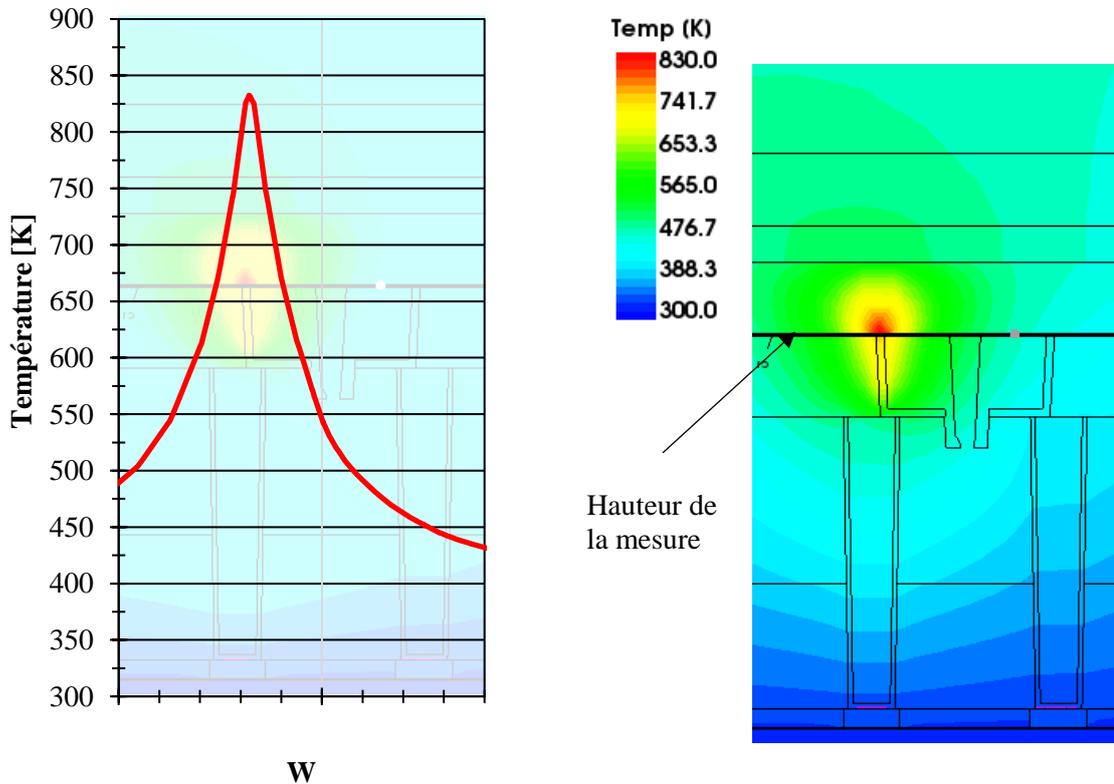


Figure 50 - Courbe de température selon l'axe W à hauteur du point chaud dans le GST.

Nous voyons que lorsque la première cellule atteint une température de 830 K au niveau de la zone active dans le GST, la cellule voisine subit une élévation en température à environ 450 K, exactement la température de

crystallisation du GST-225. La cellule voisine, si elle était dans l'état amorphe, aurait pu recrystalliser dans ces conditions.

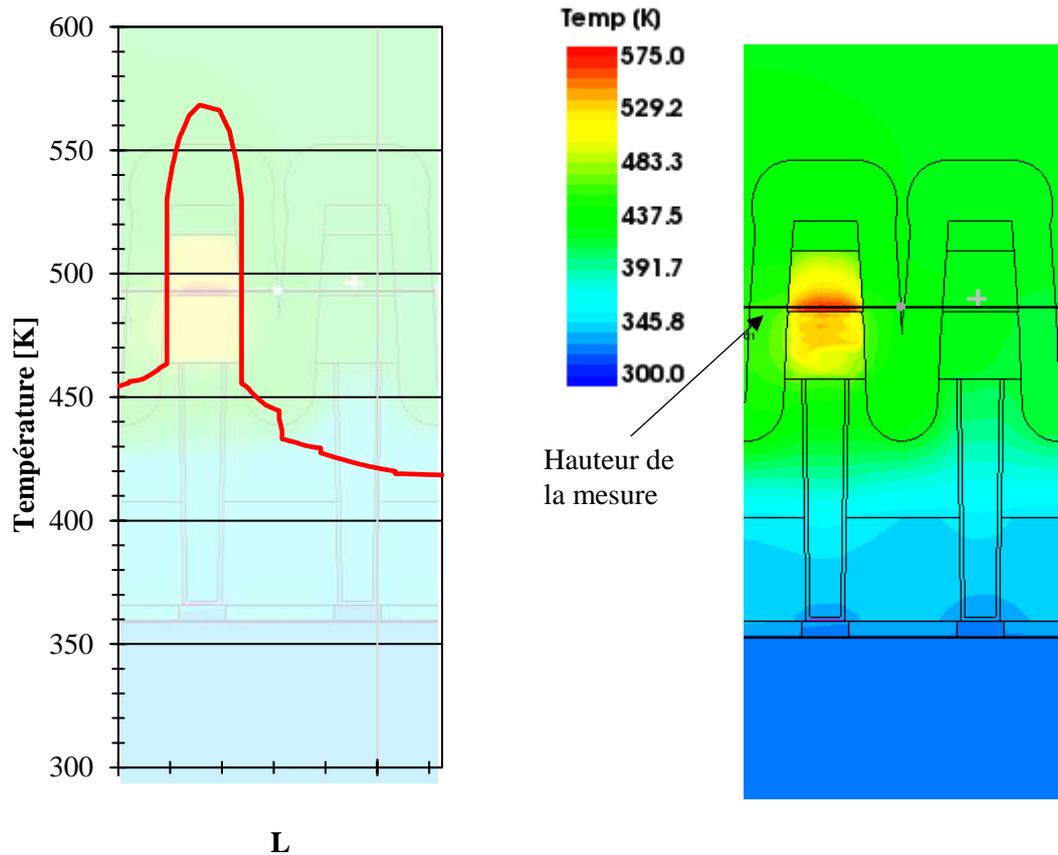


Figure 51 - Courbe de température selon l'axe L à hauteur du point chaud dans le GST.

La Figure 51 présente la même étude, mais selon l'axe L cette fois. A priori le phénomène de crosstalk devrait être moins prononcé dans cette direction, en effet les lignes de GST et de métal TiN (TE) n'étant pas reliés, un chemin privilégié pour la chaleur est en moins dans cette direction.

Lorsque la première cellule atteint une température de 575 K au niveau de la zone active dans le GST, la cellule voisine subit une élévation en température à environ 423 K. La cellule voisine, si elle était dans l'état amorphe, aurait pu commencer recrystalliser dans ces conditions.

Cette étude de crosstalk est encore en cours, et elle a fait l'objet d'un poster qui sera présenté à la conférence internationale EPCOS 2019 (voir Annexe).

Conclusion générale et perspectives

Ce stage s'inscrit dans l'optimisation pour la mise en production chez STMicroelectronics d'un nouveau type de mémoire non-volatile, la mémoire à changement de phase (PCM pour *Phase Change Memory*) dans un nœud technologique 28 nm. L'objectif de ce stage consiste à développer un programme TCAD (*deck*) pour une simulation prédictive des phénomènes électrothermiques dans un plan mémoire constitué de cellules PCM.

Cela s'est fait tout d'abord en réalisant la simulation de la fabrication des cellules mémoires, en partant du jeu de masque et des photos TEM de la structure fabriquée, et en utilisant une succession d'étapes de photogravure, dépôt et CMP paramétrées finement.

Une fois le dispositif obtenu, la simulation de son fonctionnement a pu commencer. Mais la technologie PCM alliant des aspects thermiques avec des aspects électriques de manière interdépendante, et parcourant une très large gamme de température, une connaissance des comportements électrothermiques de tous les matériaux entrant en jeu dans l'architecture a été nécessaire.

Cette étude de matériaux en couche mince s'est basée sur des publications scientifiques et des caractérisations faites spécialement pour cette technologie. Et le but final étant de régler le simulateur TCAD pour le rendre plus robuste, plus prédictif du comportement réel de la mémoire. Des modèles ont donc été développés et des choix concernant l'interprétation des mesures ont dû être faits, des nombreux facteurs influant sur toutes mesures faites à des échelles nanométriques.

Une fois le programme TCAD (*deck*) obtenu, des études qualitatives ont pu être effectuées en prévision de travaux d'optimisation ultérieurs de la mémoire. Une étude examinant les chemins préférentiels de « perte » de chaleur, et une étude concernant le phénomène d'interférence thermique intercellule (*thermal crosstalk*) ont été faites.

Concernant les travaux futurs, une simulation TCAD électrothermique avec le matériau GGST propriétaire est en cours, et permettra de modéliser au mieux le matériau à changement de phase utilisé par STMicroelectronics. Une optimisation de cette mémoire pourra maintenant se faire à l'aide du programme TCAD développé, à savoir optimisation des signaux électriques de contrôle, du confinement thermique, et une réduction de l'interférence thermique intercellule.

Enfin, nous pouvons aussi nous demander que ce qu'il se passe concernant l'aspect thermique dans les niveaux de métallisation au-dessus de cette mémoire. Nous pourrions aussi analyser le comportement de la mémoire lorsqu'elle est exposée à un environnement extérieur très chaud ou très froid (plage classique des -40°C - 125°C) et voir si son fonctionnement est perturbé ou pas.

Bibliographie

- [1] Bocquet, «Panorama of Emerging Memory Technologies (Lecture 2),» *IM2NP*.
- [2] Hubert, «Optimisation de mémoires PCRAM pour générations sub-40 nm : intégration de matériaux alternatifs et structures innovantes,» *Université de Grenoble - Thèse*, 2013.
- [3] Coue, «Electrical characterization TEM study of the physical mechanism simplified in reliability issues of Ge-rich GST phase-change memories,» *Université Grenoble Alpes - Thèse*, 2016.
- [4] Wuttig, «Reversible Switching in Phase-Change Materials,» *Materials Today*, 2008.
- [5] Sarkar, *Technology Computer Aided Design: Simulation for VLSI MOSFET*, 2017.
- [6] «Manuel d'utilisation Sentaurus,» Synopsys, O-2018.06.
- [7] Arnaud, «Truly Innovative 28nm FDSOI Technology for Automotive Micro-Controller Applications embedding 16MB Phase Change Memory,» *IEDM*, 2018.
- [8] Raoux, «Phase Change Materials,» *Annual Review of Materials Research*, 2009.
- [9] Schick, «Caractérisation d'une mémoire à changement de phase - Mesure de propriétés thermiques de couches minces à haute température,» *Université de Bordeaux - Thèse*, 2011.
- [10] Lyeo, «Thermal conductivity of phase-change material Ge₂Sb₂Te₅,» *Applied Physics Letters*, 2006.
- [11] Battaglia, «Thermal characterization of the SiO₂-Ge₂Sb₂Te₅ interface from room temperature up to 400 °C,» *Journal of Applied Physics*, 2010.
- [12] Kuwahara, «Temperature Dependence of the Thermal Properties of Optical Memory Materials,» *Japanese Journal of Applied Physics*, 2007.
- [13] Kalb, «Stresses, viscous flow and crystallization kinetics in thin films of amorphous chalcogenides used for optical data storage,» *RWTH Aachen - Thèse*, 2002.
- [14] Lee, «Investigation of the optical and electronic properties of GeSbTe phase change material in its amorphous, cubic, and hexagonal phases.,» *Journal of Applied Physics*, 2005.
- [15] Endo, «Electric Resistivity Measurements of Sb₂Te₃ and Ge₂Sb₂Te₅ Melts Using Four-Terminal method,» *Japanese Journal of Applied Physics*, 2010.
- [16] Rütten, «Relation between bandgap and resistance drift in amorphous phase change materials,» *Scientific reports*, 2015.
- [17] Varshni, «Temperature dependence of the energy gap in semiconductors,» *Physica*, 1967.
- [18] Boschker, «Electrical and optical properties of epitaxial binary and ternary GeTe-Sb₂Te₃ alloys,» *Scientific Reports*, 2018.
- [19] Shelimova, «Composition and Properties of Layered Compounds in the GeTe-Sb₂Te₃ System,» *Inorganic Materials*, 2001.
- [20] Ma, «Modeling of the Temperature Profiles and Thermoelectric Effects in Phase Change Memory Cells,» *Applied Sciences*, 2018.
- [21] Serra, «Optimization of 3w Method for Phase-Change Materials Thermal Conductivity Measurement at High Temperature,» *IEEE ICMTS*, 2019.
- [22] Bozorg, «Temperature-Dependent Thermal Properties of Phase-Change Memory Electrode Materials,» *IEEE Electron Device Letters*, 2011.
- [23] Barsoum, «Thermal properties of Ti₄AlN₃,» *Journal of Applied Physics*, 2000.
- [24] Hao, «Beta (β) tungsten thin films: Structure, electron transport, and giant spin Hall effect,» *Applied Physics Letters*, 2015.
- [25] «ucsd.edu,» [En ligne]. Available: ucsd.edu.
- [26] Ftouni, «The thermal conductivity of silicon nitride membranes is not sensitive to stress,» *Physical Review B*, 2015.
- [27] Lube, «A silicon nitride reference - A testing program of ESIS TC6,» *Journal of the European Ceramic Society*, 2006.
- [28] Battaglia, «Inverse heat conduction problem in a phase change memory device,» *Journal of Physics: Conference Series*, 2017.
- [29] Cil, «Temperature Dependent Characterization and Crystallization Dynamics of Ge₂Sb₂Te₅ Thin Films and Nanoscale Structures,» *Doctoral Dissertations*, 2015.
- [30] Wong, «Thermal conductivity measurement of amorphous dielectric multilayers for phase-change memory power reduction,» *Journal of Applied Physics*, 2016.
- [31] Sadeghipour, «Phase change random access memory, thermal analysis,» *ITHERM*, 2006.

- [32] Adnane, «High temperature electrical resistivity and Seebeck coefficient of Ge₂Sb₂Te₅ thin films,» *Journal of Applied Physics*, 2017.
- [33] Bergonzoni, «Reset Current Scaling in Phase-Change Memory,» *IEEE Transactions on Electron Devices*, 2012.
- [34] Cil, «Electrical Resistivity of Liquid Ge₂Sb₂Te₅ Based on Thin Film and Nanoscale Device Measurements,» *IEEE Transactions on Electron Devices*, 2013.
- [35] Faraclas, «Operation dynamics in phase-change memory cells and the role of access devices,» *IEEE Computer Society Annual Symposium on VLSI*, 2012.
- [36] Redaelli, *Phase Change Memory - Device Physics, Reliability and Applications*, Springer, 2018.
- [37] Reifenberg, «Multiphysics Modeling and Impact of Thermal Boundary Resistance in Phase Change Memory Devices,» *ITHERM*, 2006.
- [38] Terao, «Electrical Phase-Change Memory: Fundamentals and State of the Art,» *Japanese Journal of Applied Physics*, 2009.

Poster qui sera présenté à la conférence internationale EPCOS (European Phase-Change and Ovonic Symposium) du 8 au 10 septembre 2019 à Grenoble.



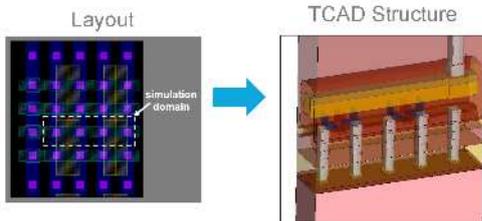
TCAD Investigation of Thermal Disturb During RESET Operation in 28 nm ePCM Technology Node

R. Simola ¹, P. Devoge ¹, Ph. Bolvin ¹, A. Régnier ¹, F. Arnaud ² & R. Gonella ²

¹ STMicroelectronics, 21 Peynier-Rousset, BP 2 - 13106 Rousset Cedex, France

² STMicroelectronics, 850 rue Jean Monnet, 38926 Crolles Cedex, France

PCM Cell Architecture

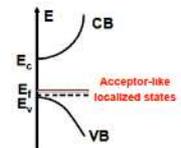


- ❑ Structure obtained from 2D layout
- ❑ TCAD Simulation tool : Sentaurus [1]
- ❑ Morphology check : TEM

[1] Sentaurus, version O-2018.05, SYNOPSYS
 [2] Pirovano et al., IEEE Trans. Electron. Devices, vol. 51, no. 3, pp. 432-438, 2004
 [3] Lee et al., J. Appl. Phys., vol. 87, 4209, (2000)
 [4] Behringer et al., J. Appl. Phys., vol. 90, 2202, (2001)
 [5] Luo et al., Appl. Phys. Lett., vol. 85, 1512, (2004)
 [6] Koelhaas et al., Ph.D. Thesis on Thermal Design, Technische Universiteit Eindhoven, 2008
 [7] Koelhaas, Ph.D. Thesis, Aachen, 2002

Simulation Framework

- ❑ **GST Model (Pirovano) [2]**
 - p-type semiconductor
 - Optical bandgap : $E_g = 0.5 \text{ eV}$ [3]



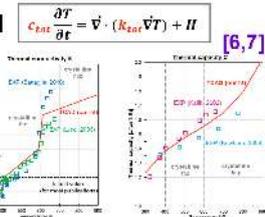
- ❑ **Electrical Transport Model**

- Drift-diffusion
- GST mobility

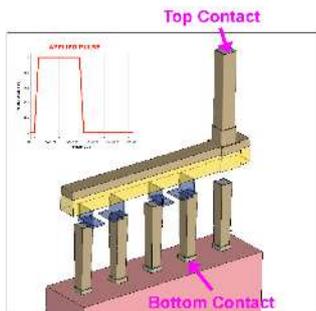
$$\vec{j}_p = -ep\mu_p(\vec{\nabla}\Phi_p + P_p\vec{\nabla}T)$$

- ❑ **Thermal Transport Model**

- Fourier law [4,5]
- bdy conditions
- Material properties

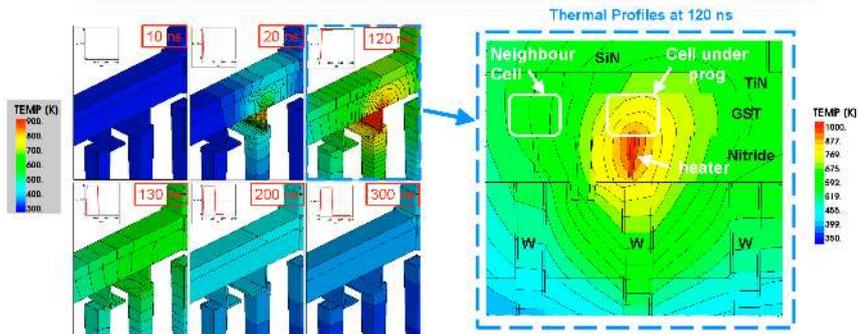


Simulation Setup



- ❑ Top contact : pulse (100 ns)
- ❑ Bottom contact : at 0 V
- ❑ Si bulk : at 300 K (heat sink)

Electro-Thermal Simulation Results



- ❑ Hot spot located at heater
- ❑ Prog Cell : $800 \text{ K} < T < 920 \text{ K}$
- ❑ Next Cell : $560 \text{ K} < T < 630 \text{ K}$

Conclusion & Future work

- ❖ Hot spot located at heater
- ❖ During RESET, neighbour cell $T > T_{\text{crystall}}$ (GST-225)
- ❖ Next : thermal disturb btw bitlines



Résumés

I. Résumé en français

Les mémoires à semi-conducteurs actuelles présentent certaines limites qui empêchent leur miniaturisation supplémentaire, dans un futur où les besoins en vitesse et quantité de mémoire vont encore exploser, avec notamment l'internet des objets et les applications d'intelligence artificielle.

Pour cela, de nombreux industriels dont STMicroelectronics travaillent à développer la future génération de mémoire.

Ce stage s'inscrit dans l'optimisation pour la mise en production chez STMicroelectronics d'un nouveau type de mémoire non-volatile, la mémoire à changement de phase (PCM pour *Phase Change Memory*) dans un nœud technologique 28 nm. L'objectif de ce stage consiste à développer un programme TCAD (*deck*) pour une simulation prédictive des phénomènes électrothermiques dans un plan mémoire constitué de cellules PCM.

La PCM se base sur un changement de phase réversible d'un matériau, accompagné d'un changement de sa résistance électrique qui permet de coder l'information. Ce changement de phase est produit par une forte élévation en température, elle-même produite par effet Joule, en envoyant du courant électrique dans une résistance chauffante.

La prise en compte des phénomènes complexes mis en jeu, notamment l'interaction électrothermique est assurée par la simulation TCAD. Cet outil permet en outre la description fidèle de l'architecture du plan mémoire, à travers la simulation du procédé de fabrication, point essentiel pour une modélisation des composants réalisés au niveau industriel.

II. Summary in English

Current semiconductor memories have certain limitations that will be difficult to solve economically, in a future where the need for speed and quantity of memory will explode, with the Internet of Things and artificial intelligence applications.

For this, many manufacturers including STMicroelectronics are working to develop the memory generation of the future.

This internship is part of the optimization for STMicroelectronics' production of a new type of non-volatile memory, phase change memory (PCM) in a 28 nm technology node. The objective of this internship is to develop a TCAD program (*deck*) for a predictive simulation of electrothermal phenomena in a memory plane made up of PCM cells.

PCM is based on a reversible phase change of a material, accompanied by a change in its electrical resistance that allows the coding of information. This phase change is produced by a high temperature rise, itself produced by the Joule effect, by sending electric current into a heating resistor.

Taking into account the complex phenomena involved, in particular the electrothermal interaction is provided by the TCAD simulation. This tool also allows a faithful description of the architecture of the memory plane, through the simulation of the manufacturing process, essential point for a modeling of the components made at the industrial level.